

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-359845

(43)Date of publication of application : 13.12.2002

(51)Int.Cl. H04N 7/30
G06T 5/00
H03M 7/30
H04N 1/405
H04N 1/409
H04N 1/41

(21)Application number : 2001-165032 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

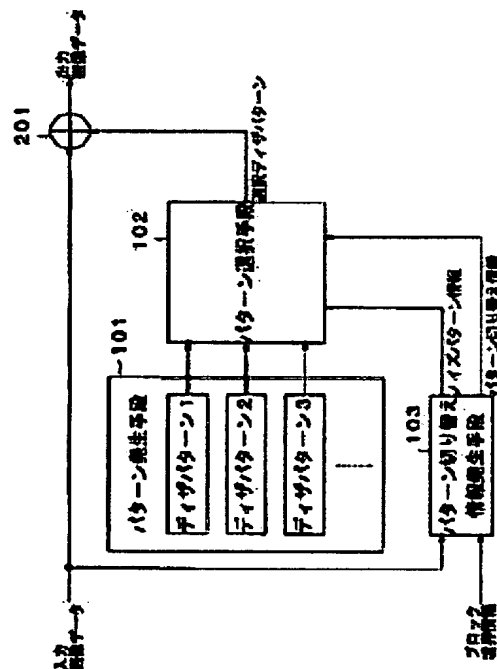
(22)Date of filing : 31.05.2001 (72)Inventor : SAKOTA KUNIIHIKO

(54) DITHER PROCESSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a dither processor, provided with action for eliminating block noise that occurs in image data decoded using discrete cosine transform.

SOLUTION: The presence/absence of block noise and the pattern of the block noise are analyzed in a range where one dither pattern is attached to image data to be a processing object, a dither pattern to be reference and a plurality of dither patterns prepared, by adding or subtracting a particular offset to/from a portion of the pattern or each of the entire pixels are prepared in advance, dither patterns, having action that reduces block noise are selectively switched among the plurality of dither patterns; and thereby the block noise can be reduced at the same time as with dither processing.



* NOTICES *

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]This invention relates to a dither processing unit with the function which reduces the block noise produced when elongating the video signal compressed by the discrete cosine transform.

[0002]

[Description of the Prior Art]In digital display units, such as a liquid crystal panel, since the gradation which can be displayed is restricted, the false intermediate floor tone display technique like dithering is used well. For the more nearly high-definition false intermediate floor tone display, the system of a large number, such as dithering according to the feature of the image, is examined.

[0003]On the other hand, when dealing with a video signal in digital one, since the amount of information becomes huge, compression technology, such as a discrete cosine transform, is used widely. When elongating the compressed data using a discrete cosine transform, the difference in the DC levels for every macroblock may serve as a block noise, and visual sense of incongruity may be given. Many methods of removing such [conventionally] a block noise are also examined.

[0004]

[Problem to be solved by the invention]The technique of the conventional dithering, ***** [distinguishing the field of a character with few intermediate floor tones, or a figure, and the field of a photograph with many intermediate floor tones, and performing dithering] -- accommodative -- changing (for example, JP,62-299176,A) -- the edge of a picture. [detect and] Techniques, such as changing the coefficient of control accommodative (for example, JP,63-35071,A), are proposed.

[0005]However, there is no effect that these methods make a block noise reduce. If it is a case where dithering is furthermore performed to Still Picture Sub-Division, it has the problem that a noise may become conspicuous, by adding a dither pattern to the pixel from which DC levels are changing by a block noise rather.

[0006]If it judges that the block noise has, on the other hand, generated the method of removing the conventional block noise, in the block border, techniques, such as making a noise reduce with a filter etc. (JP,10-229546,A), are proposed.

[0007]However, these methods constitute the low pass filter which makes a noise reduce from a digital circuit, and have the problem that circuit structure will become large.

[0008][This invention], This invention is such a section thing.

The purpose is a thing and is providing dithering with the function which reduces the block noise produced when elongating the video signal compressed by the discrete cosine transform.

[0009]

[Means for solving problem]The pattern generating means which generates the dither pattern from which invention of Claim 1 of an application concerned serves as a standard, and two or more dither patterns created by the thing which constitute said dither pattern, and for which specific offset is added or subtracted to all the pixels of each in part, Pattern change information is outputted on the boundary of the dither matrix arranged so that the boundary of a dither pattern added to the inputted image data decoded by the discrete cosine transform used as the boundary of the macroblock of the discrete cosine transform which block boundary information shows, and a processing object may be in agreement, And the pattern change information generation means which outputs the pattern of a block noise as noise-patterns information when having generated with whether the block noise has occurred in the dither pattern containing said inputted image data used as a processing object, The pattern selecting means which chooses the optimal pattern from said two or more dither patterns generated in said pattern generating means according to said noise-patterns information in the image display position which said pattern change information shows, and is outputted as a selection dither pattern, It is a thing about having an adding machine which is added with said selection dither pattern and said inputted image data, and is outputted as output image data.

[0010][0010]. ** of an application concerned is provided with the following.

PATA which as for invention of 2 generates a dither pattern so that the boundary of a dither pattern added to the inputted image data decoded by the discrete cosine transform used as the boundary of the macroblock of the discrete cosine transform which block boundary information shows, and a processing object may be in agreement.

Bias which outputs the bias which amends a block noise when the block noise has occurred in the dither matrix which contains the inputted image data used as a processing object from a generating means, and said inputted image data and said block boundary information as bias information.

A generating means, the 1st adding machine that adds said bias information and said dither pattern, and is outputted as a dither pattern with bias, and said dither pattern with bias and said inputted image data are added, and it outputs as output image data.

[0011]In the dither processing unit of Claim 2, invention of Claim 3 of an application concerned performs low pass filter processing to the bias information outputted from said bias information generation means, and adds the low pass filter outputted as filtering finishing bias information.

[0012][0012]. ** of an application concerned is provided with the following.

PATA which as for invention of 4 generates a dither pattern so that the boundary of a dither pattern added to the inputted image data decoded by the discrete cosine transform used as the boundary of the macroblock of the discrete cosine transform which block boundary information shows, and a processing object may be in agreement.

The bias which amends a block noise when the block noise has occurred in the dither matrix containing a generating means, the inputted image data decoded by the discrete cosine transform, and the inputted image data which serves as a processing object based on block boundary information is outputted as bias information, When luminance difference with the adjacent pixel which adjoins the value adding the luminance value of a noticed picture element and corresponding bias information and a noticed picture element is larger than luminance difference with the adjacent pixel which adjoins the noticed picture element which the block noise has generated in inputted image data, and a noticed picture element, The bias information and adjacent pixel which output the adjacent pixel information which shows that the low pass filter processing to bias information corresponding near the noticed picture element is enabled.

Low pass filter processing is carried out to a generating means and the bias information to which adjacent pixel information is outputted from said bias information generation means only to the part of enabling, The low pass filter with condition determination outputted to the part which is not enabling as filtering finishing bias information without carrying out low pass filter processing to bias information, The 1st adding machine that adds said bias information and said dither pattern, and is outputted as a dither pattern with bias, and said dither pattern with bias and said inputted image data are added, and it outputs as output image data.

[0013][0013]. ** of an application concerned is provided with the following.

PATA which generates several dither patterns from which invention of 5 differs.

** of the result of having added said several different dither patterns to the inputted image data of the picture element range which adds a generating means and one pattern used as a processing object, respectively.

** data is compared with the inputted image data of the picture element range which adds one pattern used as said processing object based on an internal algorithm, It adds with the minimum error pattern selecting means which chooses one dither pattern from said two or more dither patterns, and is outputted as a selection dither pattern, and said selection dither pattern and said inputted image data, and is appearance as output image data.

[0014]Two or more dither patterns with the operation which reduces the block noise produced by these composition when decoding an image by a discrete cosine transform are created beforehand, It becomes possible to add the offset which changes a dither pattern selectively by an internal algorithm, or reduces a block noise at the time of dithering, and a block noise can be reduced simultaneously with dithering.

[0015]

[Mode for carrying out the invention]The graphic processing equipment in the form of each working example of this invention is explained referring to Drawings. The embodiment of the invention assumes using for false intermediate floor tone expression which used dithering. All the embodiments shown below are explanation about the portion which adds a dither pattern.

[0016](Embodiment 1) Drawing 1 is a block diagram showing the composition of the dither processing unit of the embodiment of the invention 1. This graphic processing equipment has the pattern generating means 101, the pattern selecting means 102, the pattern change information generation means 103, and the adding machine 201.

[0017]The inputted image data of this equipment is the signal which elongated the compressed image which used discrete cosine transforms, such as MPEG, and output image data is sent out to an external display device etc. The pattern generating means 101 generates two or more two or more dither patterns. The pattern change information generation means 103 creates noise-patterns information and pattern change information from inputted image data and block boundary information. The pattern selecting means 102 chooses one pattern from two or more patterns by which it was generated in the pattern generating means 101 based on noise-patterns information and pattern change information, and outputs it as a selection dither pattern. The adding machine 201 adds a selection dither pattern to inputted image data, and outputs it as output image data.

[0018]Operation of the dither processing unit constituted as mentioned above is explained below. The pattern generating means 101 generates two or more two or more dither patterns. An internal pattern is set to five in this embodiment. However, this number in particular is not limited, and even if there are more patterns than this, there is no problem in particular at least.

[0019]The pattern by which it is generated in the pattern generating means 101 is shown in drawing 2. The pattern 1 is a basic pattern. The half-tone of 4x4 is used in this embodiment. It is not necessary to limit basic pattern to half-tone, and patterns generally used well, such as a screw and Mayer, can also be realized. The pattern 2 adds the offset 1 to the 2nd row of the pattern 1, adds the offset 2 to the 3rd row, and adds the offset 3 to the 4th row. The pattern 3 subtracts the offset 1 from the 2nd row of the pattern 1, subtracts the offset 2 from the 3rd row, and subtracts the offset 3 from the 4th row. The pattern 4 adds the offset 3 to the 1st row of the pattern 1, adds the offset 2 to the 2nd row, and adds the offset 1 to the 3rd row. The pattern 5 subtracts the offset 3 from the 1st row of the pattern 1, subtracts the

offset 2 from the 2nd row, and subtracts the offset 1 from the 3rd row.

[0020]Next, operation of the pattern change information generation means 103 is explained. The pattern change information generation means 103 creates noise-patterns information and pattern change information from inputted image data and block boundary information. Block boundary information shows the boundary position of the macroblock of the inputted image data which elongated the compressed image which used discrete cosine transforms, such as MPEG. Reference is not made in particular about the acquisition means of block boundary information. If it is a case where the inputted image data which has the information the picture display system containing this embodiment shows image data viewing areas, such as data enabling, to be clearly, and elongated the compressed image is not processing scaling etc., It can be judged that there is a block border at intervals of the size of a macroblock from the head of a display.

[0021]If the picture display system containing this embodiment has a decoder etc. which elongate a compressed image inside, it is also possible to acquire block boundary information from this decoder. A block border may be presumed from the feature of inputted image data. Even if it is which case, the macroblock (MB) and dither matrix (DM) in a display image are arranged so that it may become physical relationship as shown in drawing 3. In this embodiment, a dither matrix is the size of 4x4, and four dither matrices exist in the area of each macroblock, respectively. Pattern change information shows the boundary position of a macroblock, and the boundary position of the dither matrix in a macroblock. The pattern selecting means 102 is doubled with the boundary of a macroblock based on pattern change information, and it changes a dither pattern so that four dither matrices may exist in the area of each macroblock. Under the present circumstances, it mentions later which dither pattern is chosen. Let pixel area which is adapted in one dither pattern be a dither-matrix adaptation field to inputted image data. If the macroblock which contains a noticed picture element here is set to MB (s, t), the dither matrix containing a noticed picture element can express a noticed picture element like PA (8s+2, st+5), for example like DM (2s+1, 2t).

[0022]Next, the generation method of the noise-patterns information in the pattern change information generation means 103 is explained. This noise-patterns information shows whether that block noise exists, when a block border exists [whether when the image data to display is divided in the above-mentioned dither-matrix adaptation field, a block border exists in each dither-matrix adaptation field, and] again. This noise-patterns information contains right end amendment enabling information, left end amendment enabling information, a right end DC correction amount, and a left end DC correction amount.

[0023]The preparation method of the noise-patterns information shown by this embodiment is one example expressing the noise patterns in a dither-matrix adaptation field. It does not interfere, even if it expresses noise patterns by the method except being shown here.

[0024]When a block noise exists in the right end of the dither-matrix adaptation field containing a noticed picture element, it requires amendment and right end amendment

enabling information is not [being truth and] so, it is considered as an imitation. A difference with the DC levels of the brightness component of the macroblock which adjoins the DC levels and right-hand side of a brightness component of an applicable macroblock is made into the DC-levels difference between right end macroblocks, A level difference with the average DC levels of the brightness component of the pixel of the left end sequence of the dither-matrix adaptation field contiguous to the average DC levels and right-hand side of a right end sequence of a brightness component is made into the DC-levels difference between right end dithers. [of an applicable dither-matrix adaptation field] [of a pixel] The right end of the target dither-matrix adaptation field is a block border, In a macroblock including the target dither-matrix adaptation field, there is no edge component in inputted image data, When the DC-levels difference between right end macroblocks is minute and the DC-levels difference between right end dithers is larger than the DC-levels difference between right end macroblocks, right end amendment enabling information is made into truth.

[0025]Similarly, when a block noise exists in the left end of the dither-matrix adaptation field containing a noticed picture element, it requires amendment and left end amendment enabling information is not positive and so, it becomes false. A difference with the DC levels of the brightness component of the macroblock which adjoins the DC levels and left-hand side of a brightness component of an applicable macroblock is made into the DC-levels difference between left end macroblocks, A level difference with the average DC levels of the brightness component of the pixel of the right end sequence of the dither-matrix adaptation field contiguous to the average DC levels and left-hand side of a left end sequence of a brightness component is made into the DC-levels difference between left end dithers. [of an applicable dither-matrix adaptation field] [of a pixel] The left end of the target dither-matrix adaptation field is a block border, In a macroblock including the target dither-matrix adaptation field, there is no edge component in inputted image data, When the DC-levels difference between left end macroblocks is minute and the DC-levels difference between left end dithers is larger than the DC-levels difference between left end macroblocks, left end amendment enabling information is made into truth. Let right end DC correction amounts be one half of the values of the DC-levels difference between right end dithers in the target dither-matrix adaptation field. Let left end DC correction amounts be one half of the values of the DC-levels difference between left end dithers in the target dither-matrix adaptation field similarly.

[0026]Next, operation of the pattern selecting means 102 is explained. The pattern selecting means 102 acquires the boundary information of a dither matrix, chooses a dither pattern from pattern change information for every dither-matrix adaptation field, and outputs it as a selection dither pattern. Selection of a dither pattern is performed based on the dither pattern selection matrix shown in drawing 4. The dither pattern to choose is shown in above-mentioned drawing 2.

[0027]If both right end amendment enabling information and left end amendment enabling

information are imitations, it will be judged as what a block noise does not have in the target dither-matrix adaptation field, and the dither pattern 1 will be outputted.

[0028]When truth and left end amendment enabling information are imitations, right end amendment enabling information judges that the block noise has occurred at the right end of the target dither-matrix adaptation field, and chooses the dither pattern which can amend this block noise. When a right end DC correction amount is three or more, the dither pattern 3 is chosen, and when a right end DC correction amount is less than -3, the dither pattern 2 is chosen.

[0029]When an imitation and left end amendment enabling information are truth, right end amendment enabling information judges that the block noise has occurred at the left end of the target dither-matrix adaptation field, and chooses the dither pattern which can amend this block noise. When a left end DC correction amount is three or more, the dither pattern 5 is chosen, and when a left end DC correction amount is less than -3, the dither pattern 4 is chosen.

[0030]Although the pattern selection table was used for selection of a pattern in this embodiment, it is satisfactory even if it realizes by the other methods. The adding machine 201 adds a selection dither pattern to inputted image data, and outputs it as output image data.

[0031]Thus, according to this embodiment, in the pattern change information generation means 103, judge the existence of the block noise in a block border, and the information is outputted as noise-patterns information and pattern change information, Based on these two information, the dither pattern which is effective in negating a block noise is chosen and outputted by the pattern selection information 102. It is ***** to reduce a block noise simultaneously with dithering, without this performing low pass filter processing to inputted image data.

[0032]In the above-mentioned embodiment, the judgment and removal of the block noise in a block border are performed, only by receiving horizontally. However, it is also possible to perform same processing to a perpendicular direction.

[0033](Embodiment 2) Drawing 5 is a block diagram showing the composition of the dither processing unit of the embodiment of the invention 2. This graphic processing equipment has the pattern generating means 105, the bias information generation means 104, and the adding machines 201 and 202. The inputted image data of this equipment is the signal which elongated the compressed image which used discrete cosine transforms, such as MPEG, and output image data is sent out to an external display device etc. The pattern generating means 105 generates the dither pattern added to inputted image data. The bias information generation means 104 creates bias information from inputted image data and block boundary information. The adding machine 202 is the 1st adding machine that adds a dither pattern and bias information and is outputted as a bias correction finishing dither pattern. The adding machine 201 is the 2nd adding machine that adds inputted image data and a bias correction finishing dither pattern, and is outputted as output image data.

[0034]Operation of the dither processing unit constituted as mentioned above is explained below. The pattern generating means 105 generates a dither pattern. In this embodiment, the dither pattern generated in the pattern generating means 105 is the half-tone of 4x4 size, and is the same as the dither pattern 1 of above-mentioned drawing 2. It is not necessary to limit in particular for this dither pattern.

[0035]The boundary of the dither pattern to inputted image data is determined based on block boundary information. Block boundary information shows the boundary position of the macroblock of the inputted image data which elongated the compressed image which used discrete cosine transforms, such as MPEG.

[0036]Reference is not made in particular about the acquisition means of block boundary information. If it is a case where the inputted image data which has the information the picture display system containing this embodiment shows image data viewing areas, such as data enabling, to be clearly, and elongated the compressed image is not processing scaling etc., It can be judged that there is a block border at intervals of the size of a macroblock from the head of a display.

[0037]If the picture display system containing this embodiment has a decoder etc. which elongate a compressed image inside, it is also possible to acquire block boundary information from this decoder. A block border may be presumed from the feature of inputted image data. Even if it is which case, the macroblock and dither matrix in a display image are arranged so that it may become in physical relationship as shown in above-mentioned drawing 3. In this embodiment, a dither matrix is the size of 4x4, and four dither matrices exist in the area of each macroblock, respectively. Let pixel area which is adapted in one dither pattern to inputted image data be a dither-matrix adaptation field.

[0038]Next, operation of the bias information generation means 104 is explained. The bias information generation means 104 creates bias information from inputted image data and block boundary information. It is investigated whether the noticed picture element used as a processing object is a block border based on block boundary information. When a noticed picture element is a block border, it is investigated whether the block noise exists there further.

[0039]When a noticed picture element is a block border at the right end of a macroblock, a difference with the DC levels of the brightness component which adjoins the DC levels and right-hand side of a brightness component of the macroblock to which a noticed picture element belongs is made into the DC-levels difference between right end macroblocks, A level difference with the DC levels of the brightness component of the pixel which adjoins the DC levels and right-hand side of a brightness component of a noticed picture element is made into the DC-levels difference between right end pixels.

[0040]The target noticed picture element is a block border, and there is no edge component in inputted image data in the macroblock containing the target noticed picture element, When the DC-levels difference between right end macroblocks is minute and the DC-levels difference between right end pixels is larger than the DC-levels difference between right

end macroblocks, it judges that the target noticed picture element needs amendment of DC levels, and the correction amount is outputted as bias information. Let bias information be one half of the values of the DC-levels difference between right end pixels.

[0041]When a noticed picture element is a block border at the left end of a macroblock, a difference with the DC levels of the brightness component which adjoins the DC levels and left-hand side of a brightness component of the macroblock to which a noticed picture element belongs similarly is made into the DC-levels difference between left end macroblocks, A level difference with the DC levels of the brightness component of the pixel which adjoins the DC levels and left-hand side of a brightness component of a noticed picture element is made into the DC-levels difference between left end pixels.

[0042]The target noticed picture element is a block border, and there is no edge component in inputted image data in the macroblock containing the target noticed picture element, When the DC-levels difference between left end macroblocks is minute and the DC-levels difference between left end pixels is larger than the DC-levels difference between left end macroblocks, it judges that the target noticed picture element needs amendment of DC levels, and the correction amount is outputted as bias information. Let bias information be one half of the values of the DC-levels difference between left end pixels.

[0043]The adding machine 202 adds bias information to the dither pattern generated from the above-mentioned pattern generating means 105, and outputs it to it as a dither pattern with bias. The adding machine 201 adds a dither pattern with bias to inputted image data, and outputs it as output image data. However, when inputted image data is RGB data, in the adding machine 202, Y-RGB conversion is performed to bias information, and the bias information for every RGB is searched for. The bias information and dither pattern for every RGB are added, and the dither pattern with bias for every RGB is outputted. In the adding machine 201, the dither pattern with bias for every RGB is added to inputted image data.

[0044]Thus, according to this embodiment, the information which judges the existence of the block noise in a block border in the bias information generation means 104, and amends it is outputted as bias information, A dither pattern and bias information are added in the adding machine 202, and it outputs as a dither pattern with bias. The bias on which this dither pattern with bias amends the block noise of inputted image data is added. It is ***** to reduce a block noise simultaneously with dithering, without this performing low pass filter processing to inputted image data.

[0045]In the above-mentioned embodiment, the judgment and removal of the block noise in a block border are performed, only by receiving horizontally. However, it is also possible to perform same processing to a perpendicular direction.

[0046](Embodiment 3) Drawing 6 is a block diagram showing the composition of the dither processing unit of the embodiment of the invention 3. This graphic processing equipment has the pattern generating means 105, the bias information generation means 104, the low pass filter 106, and the adding machines 201 and 202. This equipment adds the low pass filter 106 to the dither processing unit of Embodiment 2. Since other composition is the

same as that of Embodiment 2, explanation is omitted.

[0047]The low pass filter 106 performs low pass filter processing to the bias information outputted from the bias information generation means 104, and outputs the result as filtering finishing bias information. The adding machine 202 adds filtering finishing bias information to the dither pattern generated from the pattern generating hand 105, and outputs it to it as a dither pattern with bias. The adding machine 201 adds a dither pattern with bias to inputted image data, and outputs it as output image data.

[0048]Thus, according to this embodiment, the low pass filter 106 can ease the abrupt change of bias information, and can ease the rapid video change of the output image data outputted through the adding machine 202 and the adding machine 201.

[0049]In the above-mentioned embodiment, the judgment and removal of the block noise in a block border are performed, only by receiving horizontally. However, it is also possible to perform same processing to a perpendicular direction.

[0050](Embodiment 4) Drawing 7 is a block diagram showing the composition of the dither processing unit of the embodiment of the invention 4. This graphic processing equipment has the pattern generating means 105, bias information and the adjacent pixel information generation means 107, the low pass filter 108 with condition determination, and the adding machines 201 and 202. This equipment transposes the bias information generation means 104 of the dither processing unit of Embodiment 3 to bias information and the adjacent pixel information generation means 107, and transposes the low pass filter 106 to the low pass filter 108 with condition determination. In addition, since composition is the same as that of Embodiment 2, explanation is omitted.

[0051]Bias information and the adjacent pixel information generation means 107 create bias information and adjacent pixel information from inputted image data and block boundary information. Since the preparation method of bias information is the same as that of Embodiment 2 and Embodiment 3, explanation is omitted and the preparation method of adjacent pixel information is explained below. There are two, right-hand side relaxation enabling information and left-hand side relaxation enabling information, in adjacent pixel information. When a noticed picture element is a block border at the right end of a macroblock, bias information is created based on the method shown by Embodiment 2. That is, when a noticed picture element is a generation place of a block noise, let bias information be one half of the values of the DC-levels difference between right end pixels.

[0052]The difference of the luminosity DC levels of the pixel which furthermore adjoins a noticed picture element and its left-hand side is made into a left contiguity luminance level difference, and the difference of the luminosity DC levels of the pixel which adjoins the left-hand side of what added bias information to the luminosity DC levels of the noticed picture element, and a noticed picture element is made into the contiguity luminance level difference after left amendment. When the contiguity luminance level difference after left amendment is larger than a left contiguity luminance level difference, left-hand side relaxation enabling information is made positive.

[0053]When a noticed picture element is a block border at the left end of a macroblock, bias information is created based on the method shown by Embodiment 2. That is, when a noticed picture element is a generation place of a block noise, let bias information be one half of the values of the DC-levels difference between left end pixels.

[0054]The difference of the luminosity DC levels of the pixel which furthermore adjoins a noticed picture element and its right-hand side is made into a right contiguity luminance level difference, and the difference of the luminosity DC levels of the pixel which adjoins the left-hand side of what added bias information to the luminosity DC levels of the noticed picture element, and a noticed picture element is made into the contiguity luminance level difference after right amendment. When the contiguity luminance level difference after right amendment is larger than a right contiguity luminance level difference, right-hand side relaxation enabling information is made positive.

[0055]The low pass filter 108 with condition determination performs low pass filter processing to the bias information outputted from bias information and the adjacent pixel information generation means 107 according to adjacent pixel information, and outputs the result as filtering finishing bias information. There are two, right-hand side relaxation enabling information and left-hand side relaxation enabling information, in adjacent pixel information as above-mentioned. If right-hand side relaxation enabling information is positive, low pass filter processing will be performed to the bias information corresponding to a noticed picture element and the pixel near the right-hand side neighborhood, and it will output as filtering finishing bias information. If left-hand side relaxation enabling information is positive, low pass filter processing will be performed to the bias information corresponding to a noticed picture element and the pixel near the left-hand side neighborhood, and it will output as filtering finishing bias information.

[0056]The adding machine 202 adds filtering finishing bias information to the dither pattern generated from the pattern generating hand 105, and outputs it to it as a dither pattern with bias. The adding machine 201 adds a dither pattern with bias to inputted image data, and outputs it as output image data.

[0057]Thus, according to this embodiment, the low pass filter 108 with condition determination can ease this selectively, only when bias information changes rapidly, and it can ease the rapid video change of the output image data outputted through the adding machine 202 and the adding machine 201.

[0058]In the above-mentioned embodiment, the judgment and removal of the block noise in a block border are performed, only by receiving horizontally. However, it is also possible to perform same processing to a perpendicular direction.

[0059](Embodiment 5) Drawing 8 is a block diagram showing the composition of the dither processing unit of the embodiment of the invention 5. This graphic processing equipment has the pattern generating means 101, the minimum error pattern selecting means 109, and the adding machine 201. The inputted image data of this equipment is the signal which elongated the compressed image which used discrete cosine transforms, such as MPEG,

and output image data is sent out to an external display device etc. The pattern generating means 101 generates two or more two or more dither patterns. The minimum error pattern selecting means 109 chooses one pattern from two or more patterns by which it was generated in the pattern generating means 101 based on inputted image data, and outputs it as a selection dither pattern. The adding machine 201 adds a selection dither pattern to inputted image data, and outputs it as output image data.

[0060]Operation of the dither processing unit constituted as mentioned above is explained below. The pattern generating means 101 generates two or more two or more dither patterns. An internal pattern is set to three in this embodiment. However, this number in particular is not limited, and even if there are more patterns than this, there is no problem in particular at least. About a pattern, the pattern which also used patterns generally used well, such as half-tone, a screw, and Mayer, by the above-mentioned Embodiment 1 is also realizable. It does not limit in particular for the pattern to be used.

[0061]Next, the minimum error pattern selecting means 109 is explained. The pattern selection method in the minimum error pattern selecting means in the embodiment of the invention 5 is shown in drawing 9. Let pixel area which is adapted in one dither pattern be a dither-matrix adaptation field to the inputted image data used as a processing object. The minimum error pattern selecting means 109 calculates the luminance value of each pixel contained to a dither-matrix adaptation field.

[0062]Each of two or more patterns by which it was furthermore generated in the pattern generating means 101, and the image data of this dither-matrix adaptation field are added. Since three 4x4-pixel dither matrices are prepared in this embodiment, 3 sets of added results are created. Let this added result be a dither-matrix adaptation field added result. As for each dither-matrix adaptation field added result, 16-pixel data is contained. About each of all the pixels of the inputted image data in a dither-matrix adaptation field, and each of all the pixels contained in a dither-matrix adaptation field added result, the pixels of the same position of a matrix are subtracted, respectively and a square sum is taken.

That is, they are D (0, 0)-D (3, 3) about input data.

It is the dither pattern 1 P1 (0, 0)-P1 (3, 3)

It is the dither pattern 2 P2 (0, 0)-P1 (3, 3)

It is the dither pattern 3 P3 (0, 0)-P1 (3, 3)

When it carries out, it is $\sigma \{D(i, j) - P1(i, j)\}^2$.

$\sigma \{D(i, j) - P2(i, j)\}^2$

$\sigma \{D(i, j) - P3(i, j)\}^2$

[0063]It ranks next to all the dither patterns, this processing is performed, and a square sum asks for the dither pattern which becomes the smallest. It outputs as the dither pattern to which a square sum adds the dither pattern which becomes the smallest to the inputted image data in the dither-matrix adaptation field used as a processing object, i.e., a selection

dither pattern. The adding machine 201 adds a selection dither pattern to inputted image data, and outputs it as output image data.

[0064] Thus, according to this embodiment, the dither pattern which does not emphasize a noise to inputted image data with many noise components can be added selectively.

[0065] In the above-mentioned embodiment, the judgment and removal of the block noise in a block border are performed, only by receiving horizontally. However, it is also possible to perform same processing to a perpendicular direction.

[0066]

[Effect of the Invention] According to the dither processing unit of this invention, the dither processing unit which has a function which reduces the block noise produced when elongating the video signal compressed by the discrete cosine transform can be provided as mentioned above.

[Translation done.]

* NOTICES *

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A pattern generating means which generates a dither pattern used as a standard, and two or more dither patterns created by a thing which constitute said dither pattern, and for which specific offset is added or subtracted to all the pixels of each in part, Pattern change information is outputted on a boundary of a dither matrix arranged so that a boundary of a dither pattern added to inputted image data decoded by discrete cosine transform used as a boundary of a macroblock of a discrete cosine transform which block boundary information shows, and a processing object may be in agreement, And a pattern change information generation means which outputs a pattern of a block noise as noise-patterns information when having generated with whether a block noise has occurred in a dither pattern containing said inputted image data used as a processing object, A pattern selecting means which chooses optimal pattern from said two or more dither patterns generated in said pattern generating means according to said noise-patterns information in an image display position which said pattern change information shows, and is outputted as a selection dither pattern, A dither processing unit provided with an adding machine which is added with said selection dither pattern and said inputted image data, and is outputted as output image data.

[Claim 2]A dither processing unit comprising:

A pattern generating means which generates a dither pattern so that a boundary of a dither pattern added to inputted image data decoded by discrete cosine transform used as a boundary of a macroblock of a discrete cosine transform which block boundary information shows, and a processing object may be in agreement.

A bias information generation means which outputs bias which amends a block noise when a block noise has occurred in a dither matrix which contains inputted image data used as a processing object from said inputted image data and said block boundary information as bias information.

The 1st adding machine that adds said bias information and said dither pattern, and is outputted as a dither pattern with bias.

The 2nd adding machine that adds said dither pattern with bias, and said inputted image data, and is outputted as output image data.

[Claim 3]The dither processing unit according to claim 2 adding a low pass filter which performs low pass filter processing to bias information outputted from said bias information generation means, and is outputted as filtering finishing bias information.

[Claim 4]A dither processing unit comprising:

A pattern generating means which generates a dither pattern so that a boundary of a dither pattern added to inputted image data decoded by discrete cosine transform used as a boundary of a macroblock of a discrete cosine transform which block boundary information shows, and a processing object may be in agreement.

Bias which amends a block noise when a block noise has occurred in a dither matrix containing inputted image data decoded by discrete cosine transform and inputted image data which serves as a processing object based on block boundary information is outputted as bias information, When luminance difference with an adjacent pixel which adjoins a value adding a luminance value of a noticed picture element and corresponding bias information and a noticed picture element is larger than luminance difference with an adjacent pixel which adjoins a noticed picture element which a block noise has generated in inputted image data, and a noticed picture element, Bias information and an adjacent pixel information generation means which output adjacent pixel information which shows that low pass filter processing to bias information corresponding near the noticed picture element is enabled.

Low pass filter processing is carried out to bias information to which adjacent pixel information is outputted from said bias information generation means only to a part of enabling, A low pass filter with condition determination outputted to a part which is not enabling as filtering finishing bias information without carrying out low pass filter processing to bias information.

The 1st adding machine that adds said bias information and said dither pattern, and is outputted as a dither pattern with bias, and the 2nd adding machine that adds said dither pattern with bias, and said inputted image data, and is outputted as output image data.

[Claim 5]Data of each pixel of a result of having added said several different dither patterns to inputted image data of a picture element range which adds a pattern generating means which generates several different dither patterns, and one pattern used as a processing object, respectively, Inputted image data of a picture element range which adds one pattern used as said processing object is compared based on an internal algorithm, A minimum error pattern selecting means which chooses one dither pattern from said two or more dither patterns, and is outputted as a selection dither pattern, A dither processing unit provided with an adding machine which is added with said selection dither pattern and said inputted image data, and is outputted as output image data.

[Translation done.]

* NOTICES *

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]It is a block diagram of the dither processing unit by the embodiment of the invention 1.

[Drawing 2]It is a pattern by which it is generated in the pattern generating means in the embodiment of the invention 1.

[Drawing 3]an embodiment of the invention -- it is the physical relationship of the macroblock which can be set, and a dither matrix one.

[Drawing 4]an embodiment of the invention -- it is a dither pattern selection matrix which can be set one.

[Drawing 5]It is a block diagram of the dither processing unit by the embodiment of the invention 2.

[Drawing 6]It is a block diagram of the dither processing unit by the embodiment of the invention 3.

[Drawing 7]It is a block diagram of the dither processing unit by the embodiment of the invention 4.

[Drawing 8]It is a block diagram of the dither processing unit by the embodiment of the invention 5.

[Drawing 9]It is a pattern selection method in the minimum error pattern selecting means in the embodiment of the invention 5.

[Explanations of letters or numerals]

101 Pattern generating means

102 Pattern selecting means

103 Pattern change information generation means

104 Bias information generation means

105 Pattern generating means

106 Low pass filter

107 Bias information and an adjacent pixel information generation means

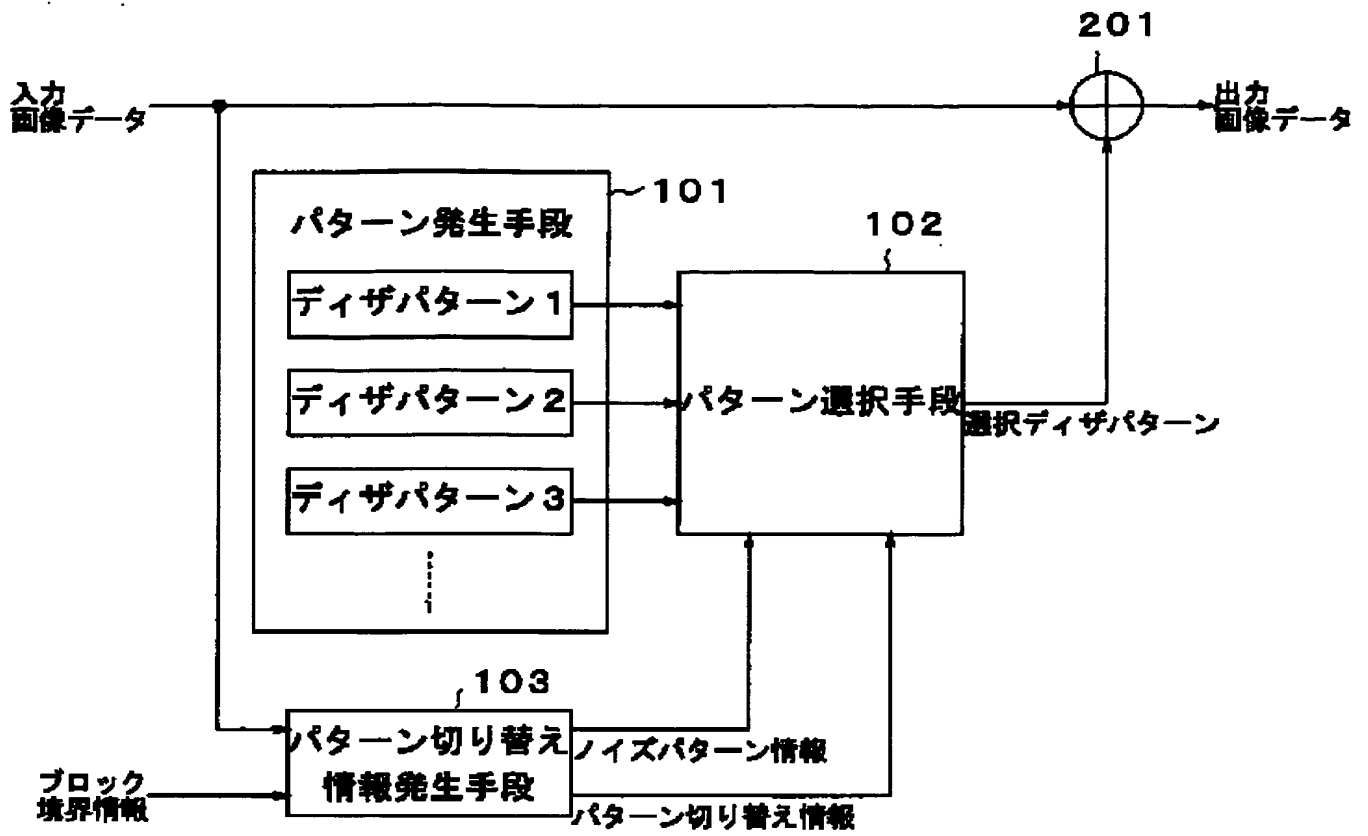
108 A low pass filter with condition determination

109 Minimum error pattern selecting means

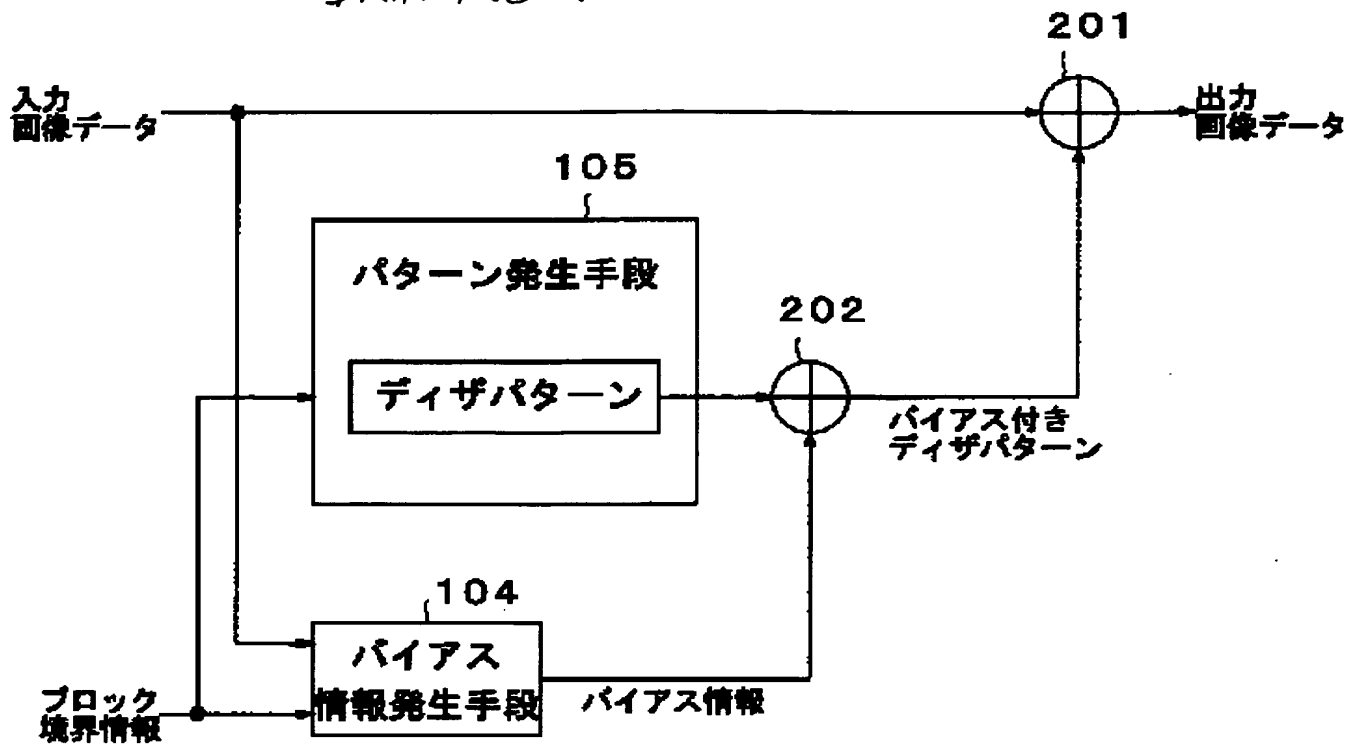
201 Adding machine

202 Adding machine

[Translation done.]



DRAWING 1



パターン1

0	8	2	10
12	4	14	6
3	11	1	9
15	7	13	5

パターン2

0	9	4	13
12	5	16	9
3	12	3	12
15	8	15	8

パターン3

0	7	0	7
12	3	12	3
3	10	-1	6
15	6	11	2

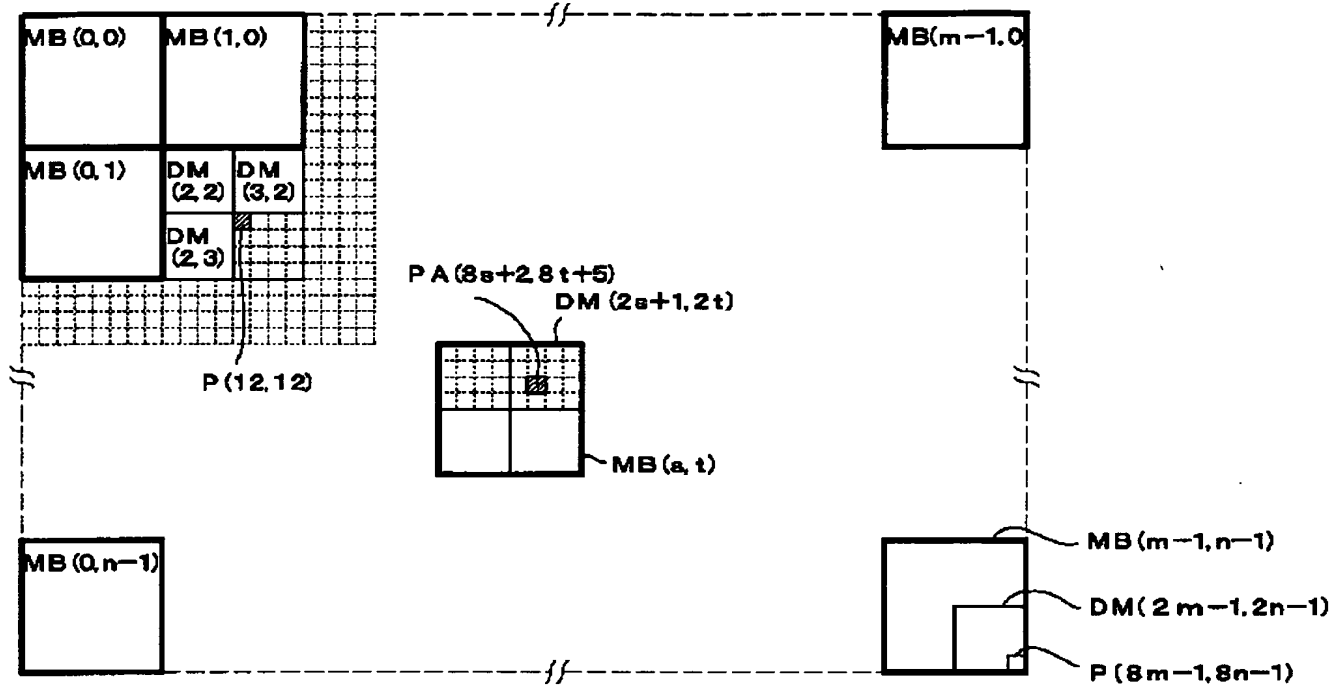
パターン4

3	10	3	10
15	6	15	6
6	13	2	9
18	9	14	6

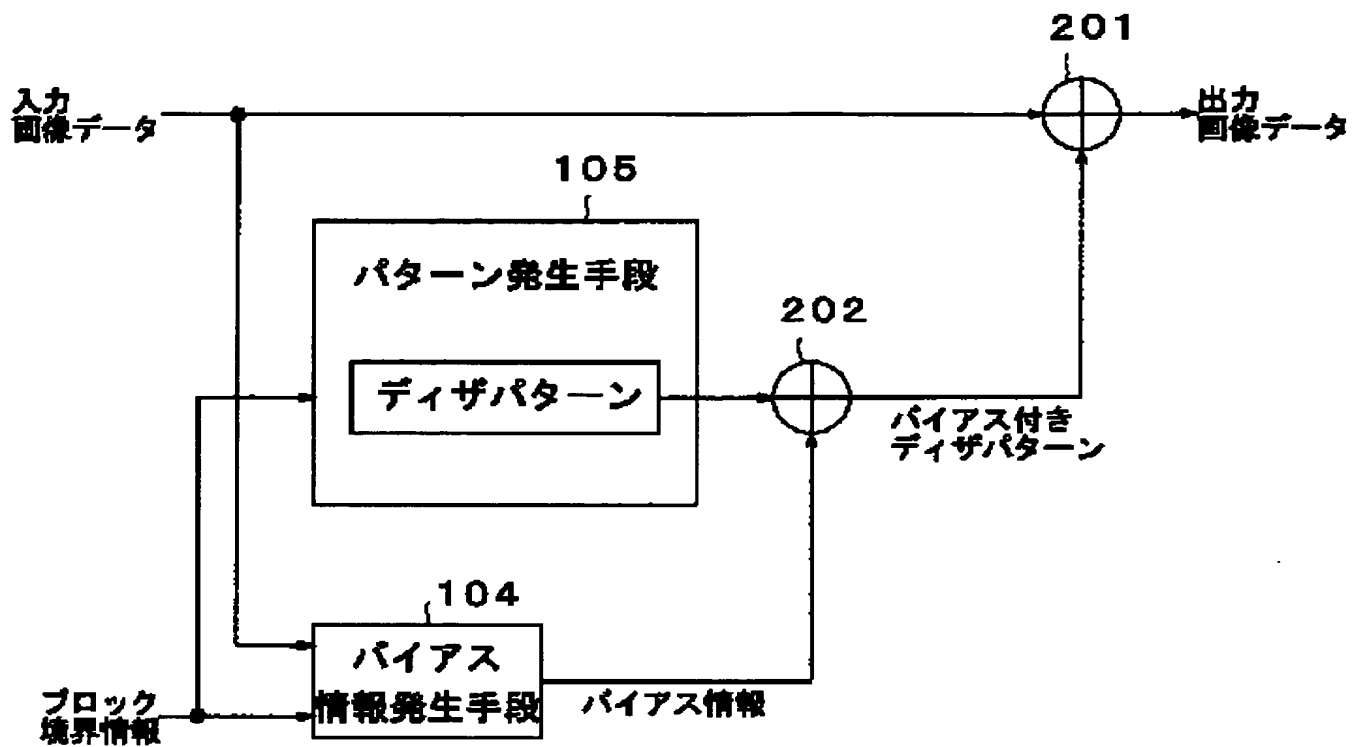
パターン5

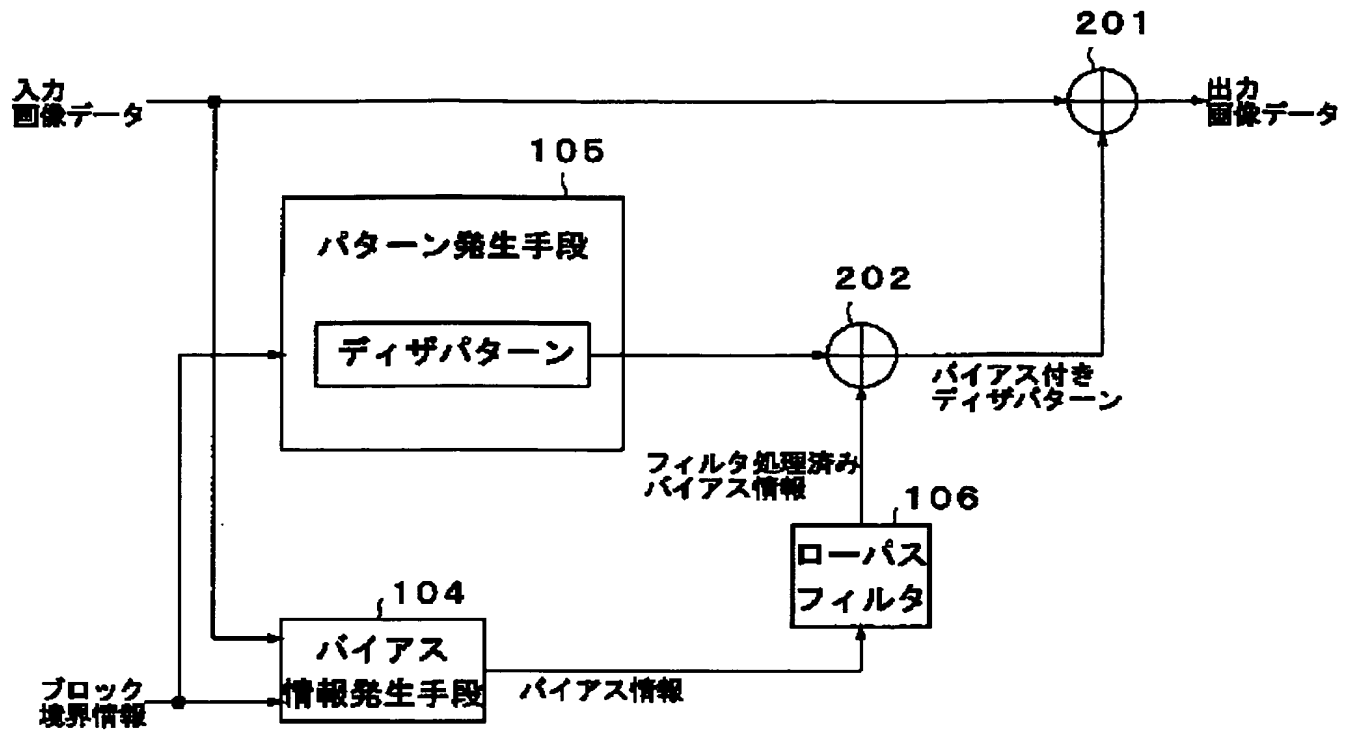
-3	6	1	10
9	2	13	6
0	9	0	9
12	5	12	5

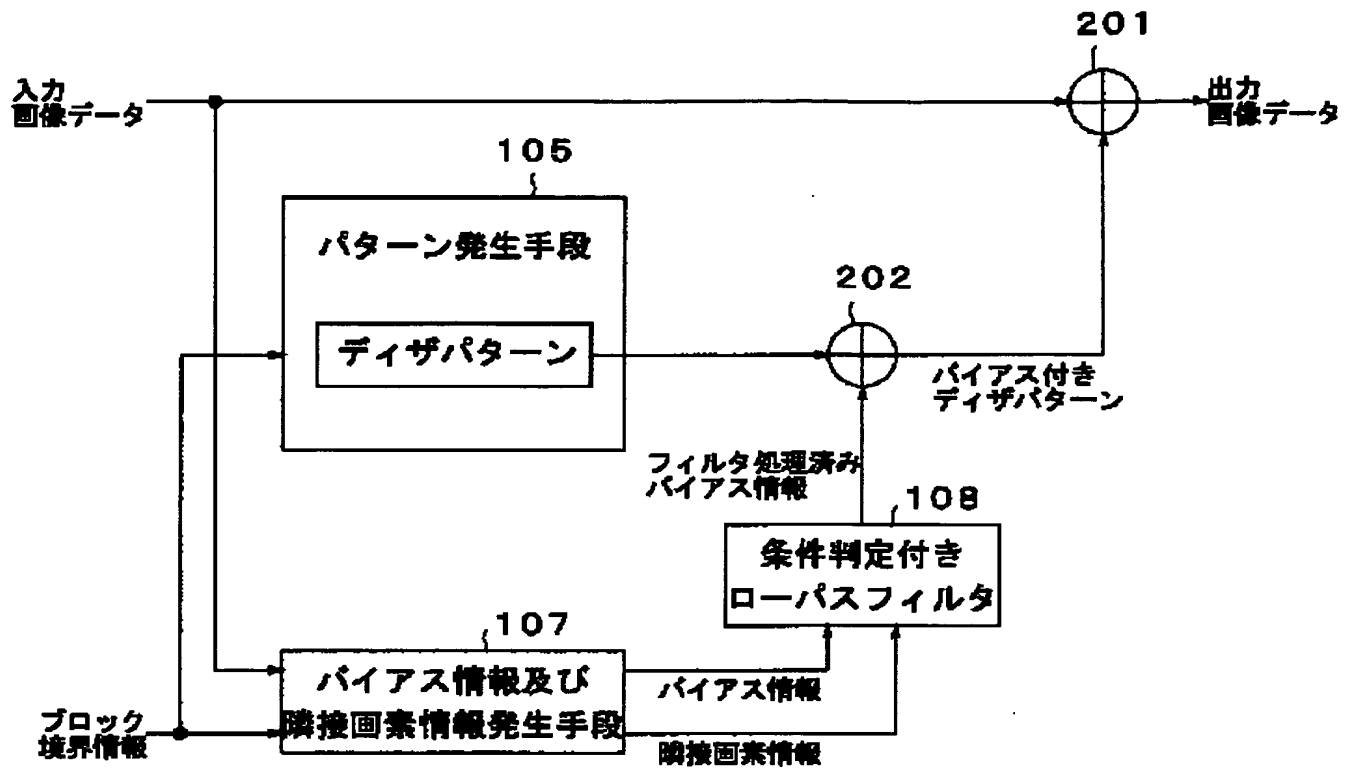
MB : マクロブロック (8 × 8 画素)
DM : ディザマトリクス (4 × 4 画素)



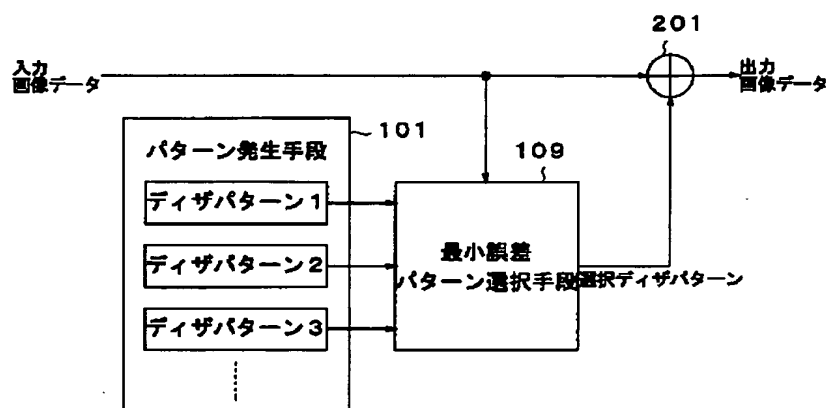
ノイズパターン情報			選択ディザパターン
右端補正イネーブル：偽 左端補正イネーブル：偽			ディザパターン 1
右端補正イネーブル：真 左端補正イネーブル：偽	右端 DC 補正量	3 以上	ディザパターン 3
		- 2 以上 2 以下	ディザパターン 1
		- 3 以下	ディザパターン 2
右端補正イネーブル：偽 左端補正イネーブル：真	左端 DC 補正量	3 以上	ディザパターン 5
		- 2 以上 2 以下	ディザパターン 1
		- 3 以下	ディザパターン 4







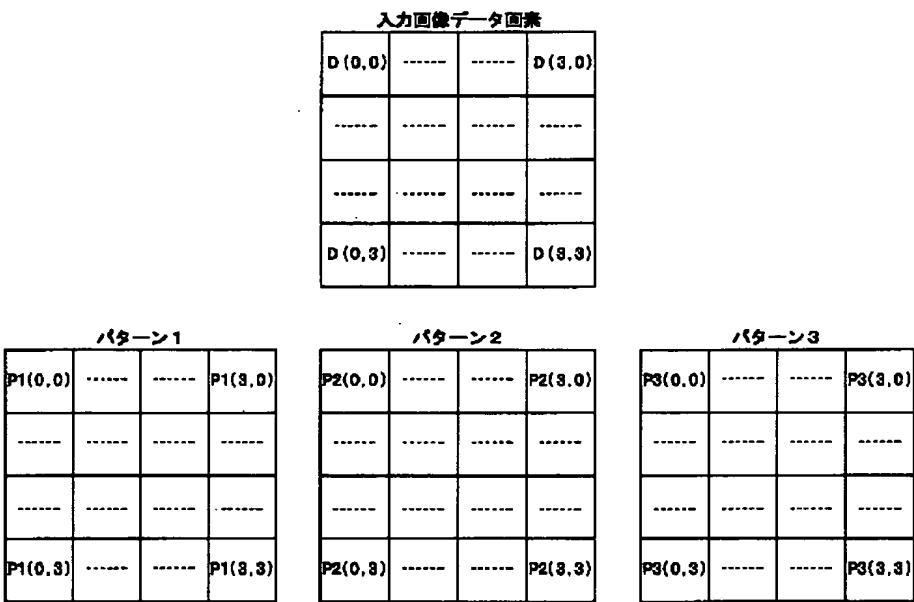
Drawing selection Drawing 8



[Translation done.]

Drawing selection

Drawing 9



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-359845
(P2002-359845A)

(43) 公開日 平成14年12月13日 (2002. 12. 13)

(51) Int.Cl. ⁷	識別記号	F I	データコード* (参考)
H 0 4 N 7/30		C 0 6 T 5/00	1 0 0 5 B 0 5 7
G 0 6 T 5/00	1 0 0	H 0 3 M 7/30	A 5 C 0 5 9
H 0 3 M 7/30		H 0 4 N 1/41	B 5 C 0 7 7
H 0 4 N 1/405		7/133	Z 5 C 0 7 8
1/409		1/40	C 5 J 0 6 4

審査請求 未請求 請求項の数 5 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2001-165032(P2001-165032)

(22) 出願日 平成13年5月31日 (2001. 5. 31)

(71) 出願人 000003821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 迫田 邦彦

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74) 代理人 100084364

弁理士 岡本 宜喜

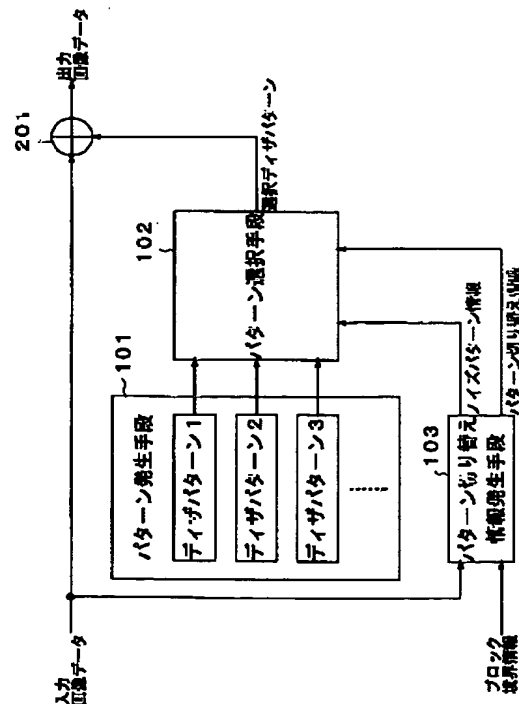
最終頁に続く

(54) 【発明の名称】 ディザ処理装置

(57) 【要約】

【課題】 離散コサイン変換により復号した画像データに生じたブロックノイズを除去する作用を備えたディザ処理装置を提供する。

【解決手段】 処理対象となる画像データに対して1つのディザパターンが付加される範囲において、ブロックノイズの有無とそのパターンを解析し、基準となるディザパターンとそのパターンの一部または全ての画素各々に対して特定のオフセットを加算または減算して作成した複数のディザパターンとを予め用意し、複数のディザパターンの中からブロックノイズを軽減する作用を有するディザパターンを選択的に切り替えることにより、ディザ処理と同時にブロックノイズを軽減できる。



【特許請求の範囲】

【請求項1】 基準となるディザパターンと前記ディザパターンを構成する一部または全ての画素各々に対して特定のオフセットを加算または減算することで作成した複数のディザパターンとを発生させるパターン発生手段と、

ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するように配置したディザマトリクスの境界において、パターン切り替え情報を出力し、かつ処理対象となる前記入力画像データを含むディザパターンにおいてブロックノイズが発生しているか否かと発生している場合にはブロックノイズのパターンをノイズパターン情報として出力するパターン切り替え情報発生手段と、前記パターン切り替え情報が示す画像表示位置において前記ノイズパターン情報に応じて前記パターン発生手段にて発生した複数の前記ディザパターンから最適なパターンを選択し選択ディザパターンとして出力するパターン選択手段と、

前記選択ディザパターンと前記入力画像データと加算し出力画像データとして出力する加算器と、を備えることを特徴とするディザ処理装置。

【請求項2】 ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するようにディザパターンを発生するパターン発生手段と、

前記入力画像データと前記ブロック境界情報から処理対象となる入力画像データを含むディザマトリクスにおいてブロックノイズが発生している場合にはブロックノイズを補正するバイアスをバイアス情報として出力するバイアス情報発生手段と、

前記バイアス情報と前記ディザパターンを加算しバイアス付きディザパターンとして出力する第1の加算器と、前記バイアス付きディザパターンと前記入力画像データを加算し出力画像データとして出力する第2の加算器と、を備えることを特徴とするディザ処理装置。

【請求項3】 前記バイアス情報発生手段から出力されるバイアス情報に対してローパスフィルタ処理を施し、フィルタ処理済バイアス情報として出力するローパスフィルタを付加することを特徴とする請求項2記載のディザ処理装置。

【請求項4】 ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するようにディザパターンを発生するパターン発生手段と、離散コサイン変換により復号された入力画像データとブロック境界情報に基づき処理対象となる入力画像データ

を含むディザマトリクスにおいてブロックノイズが発生している場合にはブロックノイズを補正するバイアスをバイアス情報として出力し、入力画像データにおいてブロックノイズが発生している注目画素と注目画素に隣接する隣接画素との輝度差よりも注目画素の輝度値と対応するバイアス情報とを加算した値と注目画素に隣接する隣接画素との輝度差が大きい場合には、注目画素の近傍に相当するバイアス情報に対するローパスフィルタ処理をイネーブルにすることを示す隣接画素情報を出力するバイアス情報及び隣接画素情報発生手段と、

隣接画素情報がイネーブルの個所のみに対して前記バイアス情報発生手段から出力されるバイアス情報にローパスフィルタ処理を行い、イネーブルでない個所にはバイアス情報にローパスフィルタ処理を行わずにフィルタ処理済みバイアス情報として出力する条件判定付きローパスフィルタと、

前記バイアス情報と前記ディザパターンを加算しバイアス付きディザパターンとして出力する第1の加算器と、前記バイアス付きディザパターンと前記入力画像データを加算し出力画像データとして出力する第2の加算器と、を備えることを特徴とするディザ処理装置。

【請求項5】 異なる複数のディザパターンを発生するパターン発生手段と、

処理対象となる1つのパターンを付加する画素範囲の入力画像データに対して前記異なる複数のディザパターンを夫々付加した結果の各画素のデータと、前記処理対象となる1つのパターンを付加する画素範囲の入力画像データとを内部アルゴリズムに基づき比較し、前記複数のディザパターンの中からひとつのディザパターンを選択し選択ディザパターンとして出力する最小誤差パターン選択手段と、

前記選択ディザパターンと前記入力画像データと加算し出力画像データとして出力する加算器と、を備えることを特徴とするディザ処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、離散コサイン変換によって圧縮された映像信号を伸張する際に生じるブロックノイズを軽減する機能を有したディザ処理装置に関するものである。

【0002】

【従来の技術】液晶パネル等のデジタル表示装置では表示可能な階調が限られているため、ディザ処理のような擬似中間階調表示手法が良く用いられる。より高品位な擬似中間階調表示のために、映像の特徴に応じたディザ処理等多数の方式が検討されている。

【0003】一方、映像信号をデジタルで取り扱う場合、その情報量が膨大となるため離散コサイン変換等の圧縮技術が広く用いられている。離散コサイン変換を用いた圧縮データを伸張する際、マクロブロック毎のDC

レベルの差異がブロックノイズとなり視覚的違和感を与える場合がある。従来このようなブロックノイズを除去する方法も多数検討されている。

【0004】

【発明が解決しようとする課題】従来のディザ処理の手法は、中間階調の少ない文字や図形の領域と中間階調の多い写真の領域を判別しディザ処理を行うか否かを適応的に切り替える（例えば特開昭62-299176）や画像のエッジを検出して制御の係数を適応的に切り替える（例えば特開昭63-35071）等の手法が提案されている。

【0005】しかしながらこれらの方法は、ブロックノイズを軽減させる効果はない。さらに静止画に対してディザ処理を行う場合であれば、むしろブロックノイズでDCレベルが変化している画素に対してディザパターンを加えることにより、ノイズが目立ち易くなる可能性があるという課題を有している。

【0006】一方、従来のブロックノイズを除去する方法は、ブロック境界にブロックノイズが発生していると判断するとフィルタ等によってノイズを軽減させる（特開平10-229546）等手法が提案されている。

【0007】しかしながらこれらの方法は、ノイズを軽減させるローパスフィルタをデジタル回路で構成しており、回路規模が大きくなってしまいう課題を有する。

【0008】本発明は、このような課題を解決するものであり、離散コサイン変換によって圧縮された映像信号を伸張する際に生じるブロックノイズを軽減する機能を有したディザ処理装置及び方法を提供することを目的とする。

【0009】

【課題を解決するための手段】本願の請求項1の発明は、基準となるディザパターンと前記ディザパターンを構成する一部または全ての画素各々に対して特定のオフセットを加算または減算することで作成した複数のディザパターンとを発生させるパターン発生手段と、ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するよう配置したディザマトリクスの境界において、パターン切り替え情報を出力し、かつ処理対象となる前記入力画像データを含むディザパターンにおいてブロックノイズが発生しているか否かと発生している場合にはブロックノイズのパターンをノイズパターン情報として出力するパターン切り替え情報発生手段と、前記パターン切り替え情報が示す画像表示位置において前記ノイズパターン情報に応じて前記パターン発生手段にて発生した複数の前記ディザパターンから最適なパターンを選択し選択ディザパターンとして出力するパターン選択手段と、前記選択ディザパターンと前記入力画像データ

と加算し出力画像データとして出力する加算器と、を備えることをものである。

【0010】本願の請求項2の発明は、ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するようにディザパターンを発生するパターン発生手段と、前記入力画像データと前記ブロック境界情報から処理対象となる入力画像データを含むディザマトリクスにおいてブロックノイズが発生している場合にはブロックノイズを補正するバイアスをバイアス情報として出力するバイアス情報発生手段と、前記バイアス情報と前記ディザパターンを加算しバイアス付きディザパターンとして出力する第1の加算器と、前記バイアス付きディザパターンと前記入力画像データを加算し出力画像データとして出力する第2の加算器と、を備えることを特徴とするものである。

【0011】本願の請求項3の発明は、請求項2のディザ処理装置において、前記バイアス情報発生手段から出力されるバイアス情報に対してローパスフィルタ処理を施し、フィルタ処理済バイアス情報として出力するローパスフィルタを付加することを特徴とするものである。

【0012】本願の請求項4の発明は、ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するようにディザパターンを発生するパターン発生手段と、離散コサイン変換により復号された入力画像データとブロック境界情報に基づき処理対象となる入力画像データを含むディザマトリクスにおいてブロックノイズが発生している場合にはブロックノイズを補正するバイアスをバイアス情報として出力し、入力画像データにおいてブロックノイズが発生している注目画素と注目画素に隣接する隣接画素との輝度差よりも注目画素の輝度値と対応するバイアス情報とを加算した値と注目画素に隣接する隣接画素との輝度差が大きい場合には、注目画素の近傍に相当するバイアス情報に対するローパスフィルタ処理をイネーブルにすることを示す隣接画素情報を出力するバイアス情報及び隣接画素情報発生手段と、隣接画素情報がイネーブルの個所のみに対して前記バイアス情報発生手段から出力されるバイアス情報にローパスフィルタ処理を行い、イネーブルでない個所にはバイアス情報にローパスフィルタ処理を行わずにフィルタ処理済みバイアス情報として出力する条件判定付きローパスフィルタと、前記バイアス情報と前記ディザパターンを加算しバイアス付きディザパターンとして出力する第1の加算器と、前記バイアス付きディザパターンと前記入力画像データを加算し出力画像データとして出力する第2の加算器と、を備えることを特徴とするものである。

【0013】本願の請求項5の発明は、異なる複数のデ

ィザパターンを発生するパターン発生手段と、処理対象となる1つのパターンを付加する画素範囲の入力画像データに対して前記異なる複数のディザパターンを夫々付加した結果の各画素のデータと、前記処理対象となる1つのパターンを付加する画素範囲の入力画像データとを内部アルゴリズムに基づき比較し、前記複数のディザパターンの中からひとつのディザパターンを選択し選択ディザパターンとして出力する最小誤差パターン選択手段と、前記選択ディザパターンと前記入力画像データと加算し出力画像データとして出力する加算器と、を備えることを特徴とするものである。

【0014】これらの構成によって、離散コサイン変換によって映像を復号する際に生じるブロックノイズを軽減する作用を持つ複数のディザパターンを予め作成し、内部アルゴリズムでディザパターンを選択的に切り替えるか、もしくはディザ処理時にブロックノイズを軽減するオフセットを付加することが可能となり、ディザ処理と同時にブロックノイズを軽減できる。

【0015】

【発明の実施の形態】本発明の各実施例の形態における映像処理装置について、図面を参照しながら説明する。本発明の実施の形態は、ディザ処理を用いた擬似中間階調表現に用いることを想定している。以下に示す実施の形態は、全てディザパターンを付加する部分についての説明である。

【0016】（実施の形態1）図1は本発明の実施の形態1のディザ処理装置の構成を示すブロック図である。この映像処理装置は、パターン発生手段101、パターン選択手段102、パターン切り替え情報発生手段103、加算器201を有している。

【0017】この装置の入力画像データはMPEG等の離散コサイン変換を用いた圧縮映像を伸張した信号であり、出力画像データは外部の表示デバイス等へ送出される。パターン発生手段101は、2つ以上の複数のディザパターンを発生する。パターン切り替え情報発生手段103は、入力画像データとブロック境界情報からノイズパターン情報とパターン切り替え情報を作成する。パターン選択手段102は、ノイズパターン情報とパターン切り替え情報に基づきパターン発生手段101で発生した複数のパターンから1つのパターンを選択し、選択ディザパターンとして出力する。加算器201は入力画像データに選択ディザパターンを加算し、出力画像データとして出力する。

【0018】以上のように構成されたディザ処理装置の動作を以下に説明する。パターン発生手段101は、2つ以上の複数のディザパターンを発生する。本実施の形態では内部のパターンは5つとする。しかしながらこの数は特に限定するものではなく、パターン数はこれより多くても少なくても特に問題はない。

【0019】図2にパターン発生手段101で発生する

パターンについて示す。パターン1は基本となるパターンである。本実施の形態では4×4のハーフトーンを用いる。基本パターンはハーフトーンに限定する必要はなく、スクリーン、マイヤー等の一般的に良く用いられるパターンでも実現可能である。パターン2は、パターン1の第2列にオフセット1を加算し、第3列にオフセット2を加算し、第4列にオフセット3を加算したものである。パターン3は、パターン1の第2列からオフセット1を減算し、第3列からオフセット2を減算し、第4列からオフセット3を減算したものである。パターン4は、パターン1の第1列にオフセット3を加算し、第2列にオフセット2を加算し、第3列にオフセット1を加算したものである。パターン5は、パターン1の第1列からオフセット3を減算し、第2列からオフセット2を減算し、第3列からオフセット1を減算したものである。

【0020】次にパターン切り替え情報発生手段103の動作について説明する。パターン切り替え情報発生手段103は、入力画像データとブロック境界情報からノイズパターン情報とパターン切り替え情報を作成する。ブロック境界情報は、MPEG等の離散コサイン変換を用いた圧縮映像を伸張した入力画像データのマクロブロックの境界位置を示す。ブロック境界情報の取得手段については特に言及しない。本実施の形態を含む画像表示システムがデータインーブル等の画像データ表示領域を明示する情報を有し、かつ圧縮映像を伸張した入力画像データが拡大縮小等の処理を行っていない場合であれば、表示の先頭からマクロブロックの大きさの間隔でブロック境界があると判断できる。

【0021】また、本実施の形態を含む画像表示システムが、内部に圧縮映像を伸張するデコーダ等を有していれば、このデコーダからブロック境界情報を取得することも可能である。また、入力画像データの特徴からブロック境界を推定するものであってもよい。いずれの場合であっても、表示画像におけるマクロブロック（MB）とディザマトリクス（DM）は図3に示すような位置関係となるように配置する。本実施の形態ではディザマトリクスは4×4のサイズであり、各マクロブロックのエリアにはそれぞれ4つのディザマトリクスが存在する。パターン切り替え情報は、マクロブロックの境界位置と、マクロブロック内のディザマトリクスの境界位置を示す。パターン選択手段102は、パターン切り替え情報に基づきマクロブロックの境界に合わせ、各マクロブロックのエリアに4つのディザマトリクスが存在するように、ディザパターンを切り替える。この際どのディザパターンを選択するかは後述する。また入力画像データに対して、1つのディザパターンを適応する画素エリアをディザマトリクス適応領域とする。ここで注目画素を含むマクロブロックをMB（s, t）とすると、注目画素を含むディザマトリクスは、例えばDM（2s+1,

2t)のように、注目画素は例えばPA(8s+2, st+5)のように表すことができる。

【0022】次にパターン切り替え情報発生手段103におけるノイズパターン情報の生成方法について説明する。このノイズパターン情報は、表示する画像データを前述のディザマトリクス適応領域で区切った場合に、各ディザマトリクス適応領域にブロック境界が存在するか否か、またブロック境界が存在する場合にそのブロックノイズが存在しているか否かを示すものである。このノイズパターン情報は、右端補正イネーブル情報、左端補正イネーブル情報、右端DC補正量、左端DC補正量を含む。

【0023】本実施の形態で示すノイズパターン情報の作成方法は、ディザマトリクス適応領域の中のノイズパターンを表現する1つの例である。ここに示す以外の方法でノイズパターンを表現しても差し支えない。

【0024】右端補正イネーブル情報は、注目画素を含むディザマトリクス適応領域の右端にブロックノイズが存在し補正を要する場合は真、そうでない場合は偽とする。該当するマクロブロックの輝度成分のDCレベルと右側に隣接するマクロブロックの輝度成分のDCレベルとの差を右端マクロブロック間DCレベル差とし、該当するディザマトリクス適応領域の右端列の画素の輝度成分の平均DCレベルと右側に隣接するディザマトリクス適応領域の左端列の画素の輝度成分の平均DCレベルとのレベル差を右端ディザ間DCレベル差とする。対象となるディザマトリクス適応領域の右端がブロック境界であり、対象となるディザマトリクス適応領域を含むマクロブロックにおいて入力画像データにエッジ成分がなく、右端マクロブロック間DCレベル差が微小であり、右端ディザ間DCレベル差が右端マクロブロック間DCレベル差よりも大きい場合に、右端補正イネーブル情報を真とする。

【0025】同様に左端補正イネーブル情報は、注目画素を含むディザマトリクス適応領域の左端にブロックノイズが存在し補正を要する場合は正、そうでない場合は偽となる。該当するマクロブロックの輝度成分のDCレベルと左側に隣接するマクロブロックの輝度成分のDCレベルとの差を左端マクロブロック間DCレベル差とし、該当するディザマトリクス適応領域の左端列の画素の輝度成分の平均DCレベルと左側に隣接するディザマトリクス適応領域の右端列の画素の輝度成分の平均DCレベルとのレベル差を左端ディザ間DCレベル差とする。対象となるディザマトリクス適応領域の左端がブロック境界であり、対象となるディザマトリクス適応領域を含むマクロブロックにおいて入力画像データにエッジ成分がなく、左端マクロブロック間DCレベル差が微小であり、左端ディザ間DCレベル差が左端マクロブロック間DCレベル差よりも大きい場合に、左端補正イネーブル情報を真とする。右端DC補正量は対象となるディ

ザマトリクス適応領域における右端ディザ間DCレベル差の1/2の値とする。同様に左端DC補正量は対象となるディザマトリクス適応領域における左端ディザ間DCレベル差の1/2の値とする。

【0026】次に、パターン選択手段102の動作について説明する。パターン選択手段102は、パターン切り替え情報よりディザマトリクスの境界情報を得て、ディザマトリクス適応領域ごとにディザパターンを選択し、選択ディザパターンとして出力する。ディザパターンの選択は図4に示すディザパターン選択マトリクスに基づいて行う。選択するディザパターンは、前述の図2に示すものである。

【0027】右端補正イネーブル情報と左端補正イネーブル情報が共に偽であれば、対象となるディザマトリクス適応領域にはブロックノイズはないものと判断し、ディザパターン1を出力する。

【0028】右端補正イネーブル情報が真、左端補正イネーブル情報が偽の場合、対象となるディザマトリクス適応領域の右端にブロックノイズが発生していると判断し、このブロックノイズを補正しうるディザパターンを選択する。右端DC補正量が3以上の時はディザパターン3を選択し、右端DC補正量が-3以下の時はディザパターン2を選択する。

【0029】右端補正イネーブル情報が偽、左端補正イネーブル情報が真の場合、対象となるディザマトリクス適応領域の左端にブロックノイズが発生していると判断し、このブロックノイズを補正しうるディザパターンを選択する。左端DC補正量が3以上の時はディザパターン5を選択し、左端DC補正量が-3以下の時はディザパターン4を選択する。

【0030】本実施の形態ではパターンの選択にはパターン選択テーブルを用いたが、その他の方法によって実現しても問題はない。加算器201は、入力画像データに選択ディザパターンを加算し出力画像データとして出力する。

【0031】このように本実施の形態によれば、パターン切り替え情報発生手段103においてブロック境界におけるブロックノイズの有無を判定しその情報をノイズパターン情報とパターン切り替え情報として出力し、これら2つの情報に基づきパターン選択情報102では、ブロックノイズを打ち消す効果のあるディザパターンを選択し出力する。これにより入力画像データにローパスフィルタ処理を行うことなしに、ディザ処理と同時にブロックノイズを低減することができる。

【0032】なお、上記実施の形態では、ブロック境界におけるブロックノイズの判定及び除去を水平方向に対してのみ行っている。しかしながら同様の処理を垂直方向に対して行うことも可能である。

【0033】(実施の形態2)図5は本発明の実施の形態2のディザ処理装置の構成を示すブロック図である。

この映像処理装置は、パターン発生手段105、バイアス情報発生手段104、加算器201、202を有している。この装置の入力画像データはMPEG等の離散コサイン変換を用いた圧縮映像を伸張した信号であり、出力画像データは外部の表示デバイス等へ送出される。パターン発生手段105は、入力画像データに付加するディザパターンを発生するものである。バイアス情報発生手段104は、入力画像データとブロック境界情報からバイアス情報を作成するものである。加算器202は、ディザパターンとバイアス情報を加算しバイアス補正済みディザパターンとして出力する第1の加算器である。加算器201は入力画像データとバイアス補正済みディザパターンを加算し出力画像データとして出力する第2の加算器である。

【0034】以上のように構成されたディザ処理装置の動作を以下に説明する。パターン発生手段105は、ディザパターンを発生する。本実施の形態ではパターン発生手段105で発生するディザパターンは、 4×4 サイズのハーフトーンであり、前述の図2のディザパターン1と同じである。このディザパターンについては特に限定する必要はない。

【0035】入力画像データに対するディザパターンの境界は、ブロック境界情報を元に決定する。ブロック境界情報は、MPEG等の離散コサイン変換を用いた圧縮映像を伸張した入力画像データのマクロブロックの境界位置を示す。

【0036】ブロック境界情報の取得手段については特に言及しない。本実施の形態を含む画像表示システムがデータインーブル等の画像データ表示領域を明示する情報を有し、かつ圧縮映像を伸張した入力画像データが拡大縮小等の処理を行っていない場合であれば、表示の先頭からマクロブロックの大きさの間隔でブロック境界があると判断できる。

【0037】また、本実施の形態を含む画像表示システムが、内部に圧縮映像を伸張するデコーダ等を有していれば、このデコーダからブロック境界情報を取得することも可能である。また、入力画像データの特徴からブロック境界を推定するものであってもよい。いずれの場合であっても、表示画像におけるマクロブロックとディザマトリクスは、前述の図3に示すような位置関係となるように配置する。本実施の形態ではディザマトリクスは 4×4 のサイズであり、各マクロブロックのエリアにはそれぞれ4つのディザマトリクスが存在する。入力画像データに対して1つのディザパターンを適応する画素エリアをディザマトリクス適応領域とする。

【0038】次にバイアス情報発生手段104の動作について説明する。バイアス情報発生手段104は、入力画像データとブロック境界情報からバイアス情報を作成する。処理対象となる注目画素がブロック境界であるか否かをブロック境界情報を元に調べる。注目画素がブ

ック境界である場合には、さらにそこにブロックノイズが存在しているか否かを調べる。

【0039】注目画素がマクロブロックの右端のブロック境界である場合、注目画素が属するマクロブロックの輝度成分のDCレベルと右側に隣接する輝度成分のDCレベルとの差を右端マクロブロック間DCレベル差とし、注目画素の輝度成分のDCレベルと右側に隣接する画素の輝度成分のDCレベルとのレベル差を右端画素間DCレベル差とする。

【0040】対象となる注目画素がブロック境界であり、対象となる注目画素を含むマクロブロックにおいて入力画像データにエッジ成分がなく、右端マクロブロック間DCレベル差が微小であり、右端画素間DCレベル差が右端マクロブロック間DCレベル差よりも大きい場合には、対象となる注目画素はDCレベルの補正が必要であると判断し、その補正量をバイアス情報として出力する。バイアス情報は、右端画素間DCレベル差の $1/2$ の値とする。

【0041】注目画素がマクロブロックの左端のブロック境界である場合、同様に注目画素が属するマクロブロックの輝度成分のDCレベルと左側に隣接する輝度成分のDCレベルとの差を左端マクロブロック間DCレベル差とし、注目画素の輝度成分のDCレベルと左側に隣接する画素の輝度成分のDCレベルとのレベル差を左端画素間DCレベル差とする。

【0042】対象となる注目画素がブロック境界であり、対象となる注目画素を含むマクロブロックにおいて入力画像データにエッジ成分がなく、左端マクロブロック間DCレベル差が微小であり、左端画素間DCレベル差が左端マクロブロック間DCレベル差よりも大きい場合には、対象となる注目画素はDCレベルの補正が必要であると判断し、その補正量をバイアス情報として出力する。バイアス情報は、左端画素間DCレベル差の $1/2$ の値とする。

【0043】加算器202は、前述のパターン発生手段105より発生されたディザパターンに、バイアス情報を加算しバイアス付きディザパターンとして出力する。加算器201は入力画像データにバイアス付きディザパターンを加算し出力画像データとして出力する。但し、入力画像データがRGBデータである場合には、加算器202において、バイアス情報に対してY-RGB変換を行い、RGB毎のバイアス情報を求める。RGB毎のバイアス情報とディザパターンとを加算しRGB毎のバイアス付きディザパターンを出力する。加算器201では入力画像データに対して、RGB毎のバイアス付きディザパターンを加算する。

【0044】このように本実施の形態によれば、バイアス情報発生手段104においてブロック境界におけるブロックノイズの有無を判定しそれを補正する情報をバイアス情報として出力し、加算器202においてディザパ

ターンとバイアス情報を加算しバイアス付きディザパターンとして出力する。このバイアス付きディザパターンは、入力画像データのブロックノイズを補正するバイアスが加算されている。これにより入力画像データにローパスフィルタ処理を行うことなしに、ディザ処理と同時にブロックノイズを低減することができる。

【0045】なお、上記実施の形態では、ブロック境界におけるブロックノイズの判定及び除去を水平方向に対してのみ行っている。しかしながら同様の処理を垂直方向に対して行うことも可能である。

【0046】(実施の形態3) 図6は本発明の実施の形態3のディザ処理装置の構成を示すブロック図である。この映像処理装置は、パターン発生手段105、バイアス情報発生手段104、ローパスフィルタ106、加算器201、202を有している。この装置は、実施の形態2のディザ処理装置にローパスフィルタ106を付加したものである。なおその他構成は実施の形態2と同様であるので説明を省略する。

【0047】ローパスフィルタ106は、バイアス情報発生手段104から出力されるバイアス情報に対してローパスフィルタ処理を行いその結果をフィルタ処理済みバイアス情報として出力する。加算器202は、パターン発生手105より発生されたディザパターンに、フィルタ処理済みバイアス情報を加算しバイアス付きディザパターンとして出力する。加算器201は入力画像データにバイアス付きディザパターンを加算し出力画像データとして出力する。

【0048】このように本実施の形態によれば、ローパスフィルタ106はバイアス情報の急激な変化を緩和し、加算器202、加算器201を経て出力される出力画像データの急激な映像変化を緩和することができる。

【0049】なお、上記実施の形態では、ブロック境界におけるブロックノイズの判定及び除去を水平方向に対してのみ行っている。しかしながら同様の処理を垂直方向に対して行うことも可能である。

【0050】(実施の形態4) 図7は本発明の実施の形態4のディザ処理装置の構成を示すブロック図である。この映像処理装置は、パターン発生手段105、バイアス情報及び隣接画素情報発生手段107、条件判定付きローパスフィルタ108、加算器201、202を有している。この装置は、実施の形態3のディザ処理装置のバイアス情報発生手段104をバイアス情報及び隣接画素情報発生手段107に置き換え、ローパスフィルタ106を条件判定付きローパスフィルタ108に置き換えたものである。その他構成は実施の形態2と同様であるので、説明を省略する。

【0051】バイアス情報及び隣接画素情報発生手段107は、入力画像データとブロック境界情報からバイアス情報と隣接画素情報を作成する。バイアス情報の作成方法は実施の形態2及び実施の形態3と同様なので、説

明を省略し、隣接画素情報の作成方法について以下に説明する。隣接画素情報には、右側緩和イネーブル情報と左側緩和イネーブル情報の2つがある。注目画素がマクロブロックの右端のブロック境界である場合、実施の形態2で示した方法に基づき、バイアス情報を作成する。即ち注目画素がブロックノイズの発生個所であるとき、バイアス情報は右端画素間DCレベル差の1/2の値とする。

【0052】さらに注目画素とその左側に隣接する画素の輝度DCレベルの差を左隣接輝度レベル差とし、注目画素の輝度DCレベルにバイアス情報を加算したものと注目画素の左側に隣接する画素の輝度DCレベルの差を左補正後隣接輝度レベル差とする。左補正後隣接輝度レベル差が左隣接輝度レベル差よりも大きい場合、左側緩和イネーブル情報を正とする。

【0053】また注目画素がマクロブロックの左端のブロック境界である場合、実施の形態2で示した方法に基づき、バイアス情報を作成する。即ち注目画素がブロックノイズの発生個所であるとき、バイアス情報は左端画素間DCレベル差の1/2の値とする。

【0054】さらに注目画素とその右側に隣接する画素の輝度DCレベルの差を右隣接輝度レベル差とし、注目画素の輝度DCレベルにバイアス情報を加算したものと注目画素の左側に隣接する画素の輝度DCレベルの差を右補正後隣接輝度レベル差とする。右補正後隣接輝度レベル差が右隣接輝度レベル差よりも大きい場合、右側緩和イネーブル情報を正とする。

【0055】条件判定付きローパスフィルタ108は、隣接画素情報に応じてバイアス情報及び隣接画素情報発生手段107から出力されるバイアス情報に対してローパスフィルタ処理を行い、その結果をフィルタ処理済みバイアス情報として出力する。前述のとおり、隣接画素情報には、右側緩和イネーブル情報と左側緩和イネーブル情報の2つがある。右側緩和イネーブル情報が正であれば、注目画素と右側の近傍近傍の画素に対応するバイアス情報に対してローパスフィルタ処理を行い、フィルタ処理済みバイアス情報として出力する。左側緩和イネーブル情報が正であれば、注目画素と左側の近傍近傍の画素に対応するバイアス情報に対してローパスフィルタ処理を行い、フィルタ処理済みバイアス情報として出力する。

【0056】加算器202は、パターン発生手105より発生されたディザパターンに、フィルタ処理済みバイアス情報を加算しバイアス付きディザパターンとして出力する。加算器201は入力画像データにバイアス付きディザパターンを加算し出力画像データとして出力する。

【0057】このように本実施の形態によれば、条件判定付きローパスフィルタ108は、バイアス情報が急激に変化する場合にのみ選択的にこれを緩和し、加算器2

02、加算器201を経て出力される出力画像データの急激な映像変化を緩和することができる。

【0058】なお、上記実施の形態では、ブロック境界におけるブロックノイズの判定及び除去を水平方向に対してのみ行っている。しかしながら同様の処理を垂直方向に対して行うことも可能である。

【0059】（実施の形態5）図8は本発明の実施の形態5のディザ処理装置の構成を示すブロック図である。この映像処理装置は、パターン発生手段101、最小誤差パターン選択手段109、加算器201を有している。この装置の入力画像データはMPEG等の離散コサイン変換を用いた圧縮映像を伸張した信号であり、出力画像データは外部の表示デバイス等へ送出される。パターン発生手段101は、2つ以上の複数のディザパターンを発生する。最小誤差パターン選択手段109は、入力画像データに基づきパターン発生手段101で発生した複数のパターンから1つのパターンを選択し、選択ディザパターンとして出力する。加算器201は入力画像データに選択ディザパターンを加算し、出力画像データとして出力する。

【0060】以上のように構成されたディザ処理装置の動作を以下に説明する。パターン発生手段101は、2つ以上の複数のディザパターンを発生する。本実施の形態では内部のパターンは3つとする。しかしながらこの数は特に限定するものではなく、パターン数はこれより多くても少なくとも特に問題はない。パターンについては、ハーフトーン、スクリー、マイヤー等の一般的に良く用いられるパターンでも、前述の実施の形態1で用いたパターンでも実現可能である。用いるパターンについても特に限定するものではない。

【0061】次に最小誤差パターン選択手段109について説明する。図9に本発明の実施の形態5における最小誤差パターン選択手段におけるパターン選択方法を示す。処理対象となる入力画像データに対して、1つのディザパターンを適応する画素エリアをディザマトリクス適応領域とする。最小誤差パターン選択手段109は、ディザマトリクス適応領域に含まれる各々の画素の輝度値を求める。

【0062】さらにパターン発生手段101で発生した複数パターンの夫々とこのディザマトリクス適応領域の画像データとを加算する。本実施の形態では4×4画素のディザマトリクスを3つ用意しているので、3組の加算結果を作成する。この加算結果をディザマトリクス適応領域加算結果とする。また各々のディザマトリクス適応領域加算結果は16画素のデータが含まれる。ディザマトリクス適応領域における入力画像データのすべての画素夫々とディザマトリクス適応領域加算結果に含まれるすべての画素夫々について、マトリクスの同じ位置の画素同士を夫々減算し2乗和をとる。

即ち、入力データをD(0, 0)～D(3, 3)

ディザパターン1をP1(0, 0)～P1(3, 3)

ディザパターン2をP2(0, 0)～P2(3, 3)

ディザパターン3をP3(0, 0)～P3(3, 3)

とすると、 $\sum \{D((i, j) - P1(i, j))^2\}$

$\sum \{D((i, j) - P2(i, j))^2\}$

$\sum \{D((i, j) - P3(i, j))^2\}$

を求める。

【0063】すべてのディザパターンについてこの処理を行い、2乗和がもっとも小さくなるディザパターンを求める。2乗和がもっとも小さくなるディザパターンを、処理対象となるディザマトリクス適応領域における入力画像データに対して付加するディザパターン、即ち選択ディザパターンとして出力する。加算器201は入力画像データに選択ディザパターンを加算し出力画像データとして出力する。

【0064】このように本実施の形態によれば、ノイズ成分が多い入力画像データに対してノイズを強調しないディザパターンを選択的に加算することができる。

【0065】なお、上記実施の形態では、ブロック境界におけるブロックノイズの判定及び除去を水平方向に対してのみ行っている。しかしながら同様の処理を垂直方向に対して行うことも可能である。

【0066】

【発明の効果】以上のように本発明のディザ処理装置によれば、離散コサイン変換によって圧縮された映像信号を伸張する際に生じるブロックノイズを軽減する機能を有するディザ処理装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1によるディザ処理装置の構成図である。

【図2】本発明の実施の形態1におけるパターン発生手段で発生するパターンである。

【図3】本発明の実施の形態1におけるマクロブロックとディザマトリクスの位置関係である。

【図4】本発明の実施の形態1におけるディザパターン選択マトリクスである。

【図5】本発明の実施の形態2によるディザ処理装置の構成図である。

【図6】本発明の実施の形態3によるディザ処理装置の構成図である。

【図7】本発明の実施の形態4によるディザ処理装置の構成図である。

【図8】本発明の実施の形態5によるディザ処理装置の構成図である。

【図9】本発明の実施の形態5における最小誤差パターン選択手段におけるパターン選択方法である。

【符号の説明】

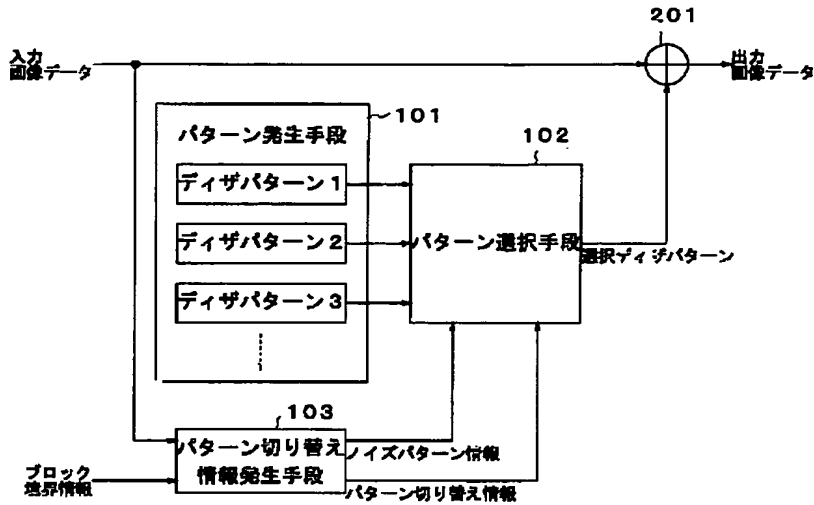
101 パターン発生手段

102 パターン選択手段

103 パターン切り替え情報発生手段

- | | | | |
|-----|--------------------|-----|----------------|
| 104 | バイアス情報発生手段 | 108 | 条件判定付きローパスフィルタ |
| 105 | パターン発生手段 | 109 | 最小誤差パターン選択手段 |
| 106 | ローパスフィルタ | 201 | 加算器 |
| 107 | バイアス情報及び隣接画素情報発生手段 | 202 | 加算器 |

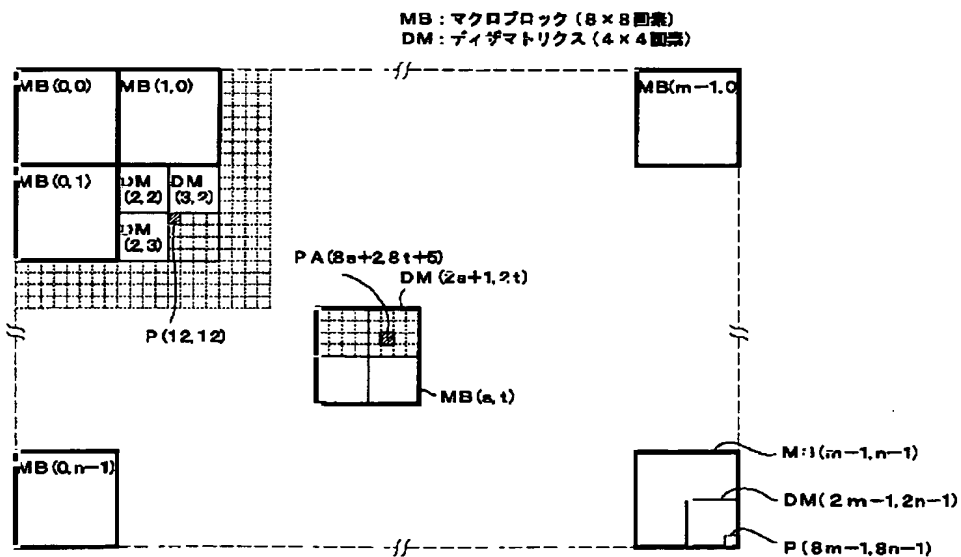
【図1】



【図2】

パターン1	パターン2	パターン3	パターン4	パターン5
0 8 2 10	0 9 4 13	0 7 0 7	3 10 3 10	-3 3 1 10
12 4 14 6	12 5 16 9	12 3 12 3	15 6 15 6	9 2 13 6
3 11 1 9	3 12 3 12	3 10 -1 6	6 13 2 9	0 9 0 9
15 7 13 5	16 8 15 8	15 6 11 2	18 9 14 5	12 4 12 4

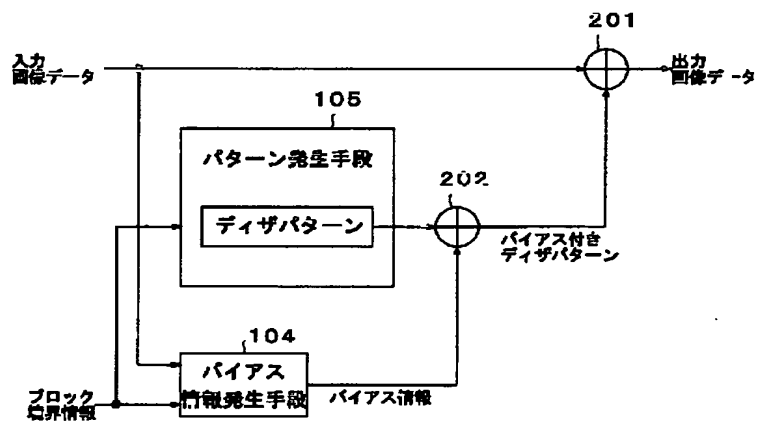
【図3】



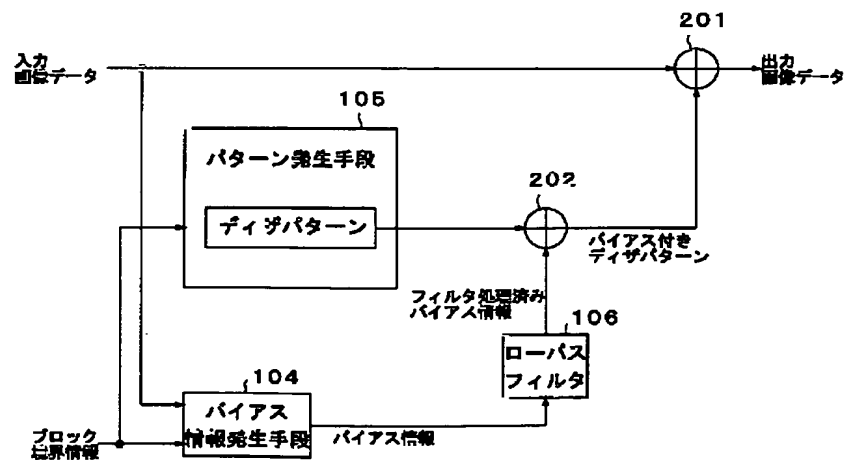
【図4】

ノイズパターン情報			選択ディザパターン
右端補正イネーブル：偽 左端補正イネーブル：偽			ディザパターン1
右端補正イネーブル：真 左端補正イネーブル：偽	右端DC補正電	3以上	ディザパターン3
		-2以上 2以下	ディザパターン1
		-3以下	ディザパターン2
右端補正イネーブル：偽 左端補正イネーブル：真	左端DC補正電	3以上	ディザパターン5
		-2以上 2以下	ディザパターン1
		-3以下	ディザパターン4

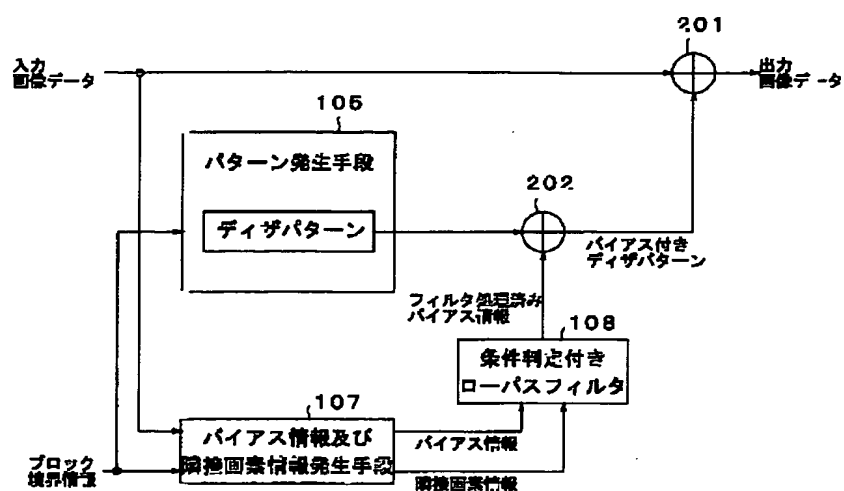
【図5】



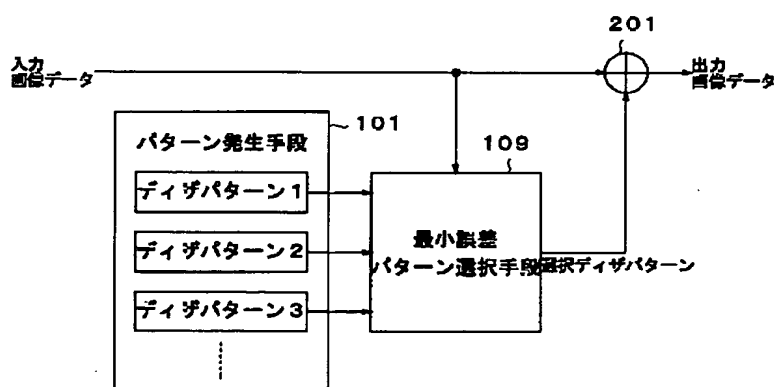
【図6】



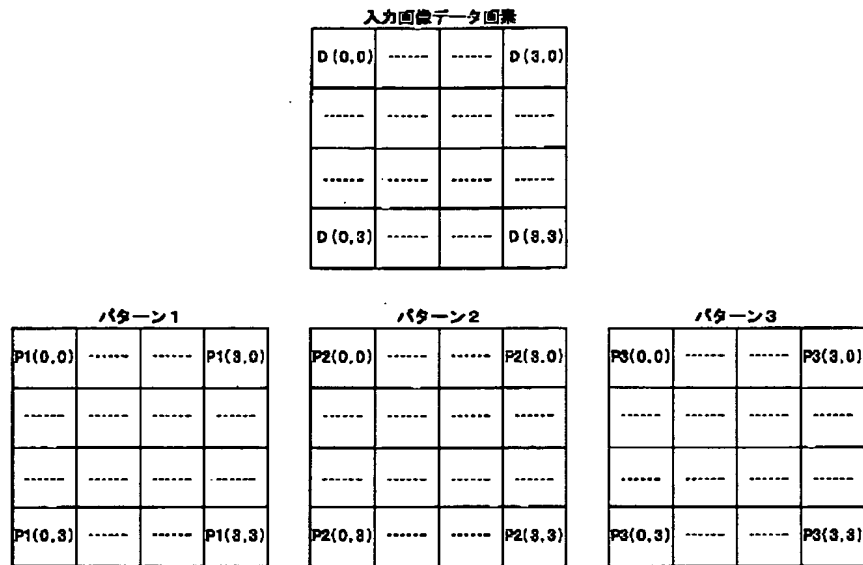
【図7】



【図8】



【図9】



フロントページの続き

(51)Int.Cl.⁷
H 0 4 N 1/41

識別記号

F I
H 0 4 N 1/40

1 0 1 C

(参考)

Fターム(参考) 5B057 CA08 CB07 CB16 CE05 CE06
CG02 CH09 CH18 DA17 DB09
DC30 DC36
5C059 KK03 LA00 MA00 MA23 TA01
TA68 TB07 TC33 TC42 TD03
TD05 TD11 UA05
5C077 LL04 LL19 MP01 NN08 PP02
RR09
5C078 AA06 BA57 CA21 DA02
5J064 AA01 BA16 BB07 BC08 BC11
BD01

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-359845
(P2002-359845A)

(43) 公開日 平成14年12月13日 (2002. 12. 13)

(51) Int.Cl. ⁷	識別記号	F I	データコード* (参考)
H 0 4 N 7/30		C 0 6 T 5/00	1 0 0 5 B 0 5 7
G 0 6 T 5/00	1 0 0	H 0 3 M 7/30	A 5 C 0 5 9
H 0 3 M 7/30		H 0 4 N 1/41	B 5 C 0 7 7
H 0 4 N 1/405		7/133	Z 5 C 0 7 8
1/409		1/40	C 5 J 0 6 4

審査請求 未請求 請求項の数 5 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2001-165032(P2001-165032)

(22) 出願日 平成13年5月31日 (2001. 5. 31)

(71) 出願人 000003821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 迫田 邦彦

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100084364

弁理士 岡本 宜喜

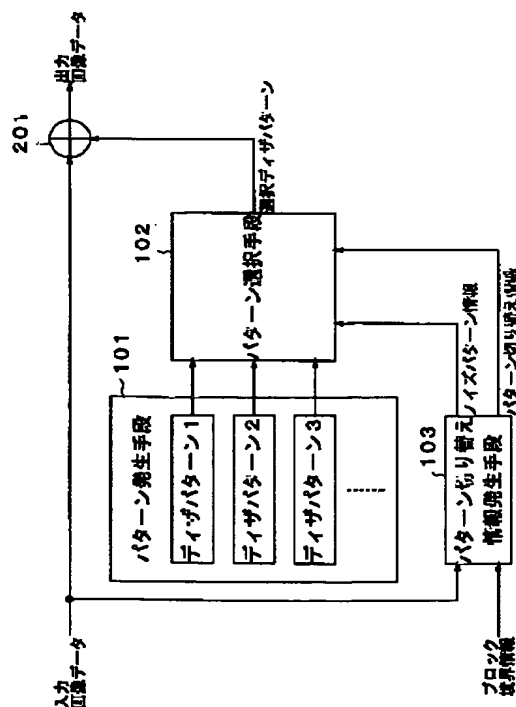
最終頁に続く

(54) 【発明の名称】 ディザ処理装置

(57) 【要約】

【課題】 離散コサイン変換により復号した画像データに生じたブロックノイズを除去する作用を備えたディザ処理装置を提供する。

【解決手段】 処理対象となる画像データに対して1つのディザパターンが付加される範囲において、ブロックノイズの有無とそのパターンを解析し、基準となるディザパターンとそのパターンの一部または全ての画素各々に対して特定のオフセットを加算または減算して作成した複数のディザパターンとを予め用意し、複数のディザパターンの中からブロックノイズを軽減する作用を有するディザパターンを選択的に切り替えることにより、ディザ処理と同時にブロックノイズを軽減できる。



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08149466 A**

(43) Date of publication of application: **07.06.96**

(51) Int. Cl
H04N 7/30
H04N 7/08
H04N 7/081

(21) Application number: **06261534**

(22) Date of filing: **30.09.94**

(71) Applicant: **SANYO ELECTRIC CO LTD**

(72) Inventor: **INOUE TAKAO**

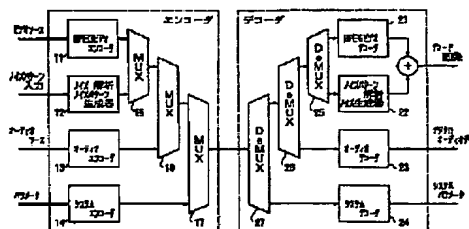
(54) **MOVING IMAGE PROCESSING METHOD AND PROCESSOR THEREFOR**

(57) Abstract:

PURPOSE: To prevent the degradation of image quality and the generation of block distortion in moving image software aiming at a special effect by positively using a noise pattern with low condensation.

CONSTITUTION: The bit stream in conformity with an MPEG is generated by multiplexing the information on a noise pattern as the data of a user area on the compressed moving image data coded by an MPEG encoder 11. The moving image data that the compressed moving image in this bit stream is decoded by an MPE decoder 21 is composed with the noise pattern data based on the information on the noise pattern in the bit stream.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-149466

(43) 公開日 平成8年(1996)6月7日

(51) Int.Cl.⁶

H 0 4 N 7/30
7/08
7/081

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 N 7/ 133

Z

7/ 08

Z

審査請求 未請求 請求項の数 5 F D (全 5 頁)

(21) 出願番号

特願平6-261534

(22) 出願日

平成6年(1994)9月30日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 井上 貴生

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

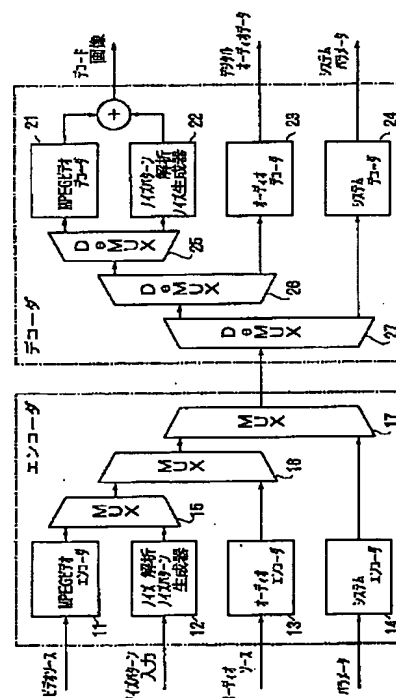
(74) 代理人 弁理士 丸山 明夫

(54) 【発明の名称】 動画像処理方法及び処理装置

(57) 【要約】

【目的】 圧縮度の低いノイズパターンを積極的に用いることにより特殊効果を狙った動画像ソフトに於いて、画質の劣化やブロック歪の発生を防止する。

【構成】 M P E G エンコーダで符号化された圧縮動画像データにノイズパターンに関する情報をユーザ領域のデータとして多重することにより M P E G に準拠したビットストリームを生成し、該ビットストリーム中の圧縮動画像データを M P E G デコーダで復号した動画像データに上記ビットストリーム中の上記ノイズパターンに関する情報に基づくノイズパターンデータを合成する動画像処理方法及び、該処理方法を実行するための動画像処理装置。



【特許請求の範囲】

【請求項 1】 M P E G エンコーダによって符号化された圧縮動画像データに、ノイズパターンに関する情報をユーザ領域のデータとして多重して、動画像符号化標準の M P E G に準拠したビットストリームを生成し、前記ビットストリーム中の前記圧縮動画像データを M P E G デコーダによって復号した動画像データに、前記ビットストリーム中の前記ノイズパターンに関する情報に基づくノイズパターン表示用のデータを合成する、動画像処理方法。

【請求項 2】 請求項 1 に於いて、前記ノイズパターンに関する情報と前記 M P E G エンコーダに入力される動画像データは、ノイズパターンと動画像から成る原動画像信号をノイズ信号と動画像信号に分離した後に、各々 A / D 変換することによって生成される、動画像処理方法。

【請求項 3】 請求項 1 に於いて、前記ノイズパターンに関する情報は、ノイズパターンの種類を示す所定のコードデータと、ノイズパターンの領域を示すデータである、動画像処理方法。

【請求項 4】 動画像データを圧縮動画像データに符号化する M P E G エンコーダと、前記 M P E G エンコーダにより符号化された圧縮動画像データに、ノイズパターンに関する情報をユーザ領域のデータとして多重して、動画像符号化標準の M P E G に準拠したビットストリームを生成する多重化手段と、を有する動画像処理装置。

【請求項 5】 動画像符号化標準の M P E G に準拠したビットストリームから、圧縮動画像データと、ユーザ領域のデータであるノイズパターンに関する情報を、各々取り出す分離手段と、前記圧縮動画像データを動画像データに復号する M P E G デコーダと、前記ノイズパターンに関する情報に基づいてノイズパターン表示用のデータを生成する手段と、前記 M P E G デコーダにより復号された動画像データと前記ノイズパターン表示用のデータを合成する合成手段と、を有する動画像処理装置。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】本発明は、動画像データを圧縮動画像データに符号化する処理と、圧縮動画像データを動画像データに復号する処理に関する。

【0002】

【従来の技術】動画像データから圧縮動画像データへの符号化は、例えば、適応的に予測符号化し、直交変換及び量子化した後、可変長符号化することにより行われる。圧縮動画像データから動画像データへの復号は、例

えば、可変長復号し、逆量子化及び逆直交変換した後、さらに、必要に応じて参照用のフレームメモリに格納されている他画面のデータを加算することにより行われる。

【0003】動画像符号化標準として M P E G が提案されている。この M P E G に準拠したビットストリームにはユーザ領域が設けられており、圧縮動画像データばかりでなく、ユーザの所望のデータを付加できるようにされている。

【0004】

【発明が解決しようとする課題】ノイズパターン（空間周波数が極度に高く、且つ、ランダムに変動するパターン。例えば、放映終了後のテレビ画面に表れるようなパターン。以下、本明細書中では、この意味で用いる）を、積極的に画面の一部又は全部に挿入した動画像ソフトがある。これは、ノイズパターンにより、シーンの切換感等の特殊効果を出すことを企図したものである。

【0005】上記ノイズパターンは、前述の予測符号化や直交変換に適さず、通常の画像に比べて圧縮度が極めて小さい。このため、圧縮後のデータ量を或るレベル以下に抑制するためには、量子化ステップ幅を大きくする等の制御が必要となる。しかし、量子化ステップ幅を大きくすると、当該画面の画質が著しく低下するという問題が生ずる。また、ノイズパターンを画像の一部に有する画面では、その周辺にブロック歪が生ずるという問題が生ずる。

【0006】本発明は、上記ノイズパターンを積極的に用いる動画像に於いて、画質の劣化やブロック歪の発生を防止することを目的とする。

【0007】

【課題を解決するための手段】本発明は、M P E G エンコーダによって符号化された圧縮動画像データにノイズパターンに関する情報をユーザ領域のデータとして多重して動画像符号化標準の M P E G に準拠したビットストリームを生成し、前記ビットストリーム中の前記圧縮動画像データを M P E G デコーダによって復号した動画像データに前記ビットストリーム中の前記ノイズパターンに関する情報に基づくノイズパターン表示用のデータを合成する、動画像処理方法である。上記に於いて、ノイズパターンに関する情報と M P E G エンコーダに入力される動画像データは、例えば、ノイズパターンと動画像から成る原動画像信号をノイズ信号と動画像信号に分離した後に、各々 A / D 変換することによって生成できる。また、ノイズパターンに関する情報を、ノイズパターンの種類を示す所定のコードデータと、ノイズパターンの領域を示すデータで構成してもよい。

【0008】また、本発明は、動画像データを圧縮動画像データに符号化する M P E G エンコーダと、前記 M P E G エンコーダにより符号化された圧縮動画像データにノイズパターンに関する情報をユーザ領域のデータとし

て多重して動画像符号化標準のMPEGに準拠したビットストリームを生成する多重化手段と、を有する動画像処理装置である。

【0009】また、本発明は、動画像符号化標準のMPEGに準拠したビットストリームから圧縮動画像データとユーザ領域のデータであるノイズパターンに関する情報を各々取り出す分離手段と、前記圧縮動画像データを動画像データに復号するMPEGデコーダと、前記ノイズパターンに関する情報に基づいてノイズパターン表示用のデータを生成する手段と、前記MPEGデコーダにより復号された動画像データと前記ノイズパターン表示用のデータを合成する合成手段と、を有する動画像処理装置である。

【0010】

【作用】ノイズパターンはMPEGエンコーダによる符号化処理を受けない。それに代えて、ノイズパターンに関する情報が、MPEGのビットストリーム中のユーザ領域に多重される。デコード側では、上記ビットストリーム中のユーザ領域から上記ノイズパターンに関する情報が取り出され、これに基づいてノイズパターン表示用のデータが生成され、この表示用のデータが、MPEGデコーダにより復号された動画像データと合成される。

【0011】

【実施例】以下、本発明の実施例を説明する。図1は第1実施例のシステムの構成を示すブロック図、図2は該システムでの処理の概要を示す説明図である。

【0012】図1に示すシステムは、エンコーダ側の装置とデコーダ側の装置から成る。エンコーダ側の装置には、ビデオソースからの動画像データ、ノイズパターン表示用のデータ、オーディオソースからのオーディオデータ、及びパラメータデータが入力される。動画像データは、MPEGビデオエンコーダ11により符号化されて、圧縮動画像データとされる。ノイズパターン表示用のデータは、ノイズ解析・ノイズパターン生成器12により解析され、これにより、ノイズパターンに関する情報であるノイズデータが生成される。これらは、マルチプレクサ15により多重される。ここで、ノイズデータは、動画像符号化標準のMPEGのユーザ領域となるように多重される。この多重後のデータ（圧縮動画像データ+ノイズデータ）と、オーディオエンコーダ13により符号化された圧縮オーディオデータが、マルチプレクサ16により多重される。さらに、この多重後のデータ（圧縮動画像データ+ノイズデータ+圧縮オーディオデータ）に、システムエンコーダ14にて符号化されたパラメータが、マルチプレクサ17で多重される。こうして、動画像符号化標準のMPEGに準拠したビットストリームが生成されて、マルチプレクサ17から出力される。

【0013】デコーダ側では、上記ビットストリームから、まず、デマルチプレクサ27にてパラメータが分離され、システムデコーダ24で復号されて、パラメータデー

タとされる。次に、デマルチプレクサ26にて圧縮オーディオデータが分離され、オーディオデコーダ23で復号されて、オーディオデータとされる。次に、デマルチプレクサ25にて、圧縮動画像データとノイズデータが分離される。分離された圧縮動画像データは、MPEGビデオデコーダ21により復号されて動画像データとされる。また、ノイズデータは、ノイズパターン解析・ノイズ生成器22により処理され、これにより、ノイズパターン表示用のデータが生成される。こうして生成された動画像データとノイズパターン表示用のデータが合成されて、デコード画像データとして出力される。

【0014】図2は、上述の処理のうち、動画像データとノイズパターン表示用のデータに関する部分を模式的に示すものである。即ち、送信（エンコーダ）側では、動画像データをノイズパターン表示用のデータとは別に符号化して圧縮動画像データとし、これに、ノイズパターン表示用のデータから生成したノイズデータ（ノイズパターンに関する情報）を多重している。受信（デコーダ）側では、まず、上記圧縮動画像データとノイズデータを分離し、次に、圧縮動画像データを動画像データに復号するとともにノイズデータからノイズパターン表示用のデータを生成し、これらの合成データにより、画像とノイズパターンの合成画像（図中、右端）を表示している。

【0015】図3は、第2実施例について、動画像データとノイズパターン表示用のデータに関する部分を、図2と同様に模式的に示すものである。図3では、図2の動画像データとノイズパターン表示用のデータを生成する方法が具体的に示されている。即ち、図3では、原動画像信号から動画像信号とノイズパターン信号を分離して、これらを各々A/D変換することにより、図2の動画像データとノイズパターン表示用のデータを生成している。以後の処理については、図2と同様である。

【0016】図4は、第3実施例について、動画像データとノイズパターン表示用のデータに関する部分を、図2及び図3と同様に模式的に示すものである。図4では、ノイズデータ（ノイズパターンに関する情報）が、ノイズの種類を示すコードデータと、ノイズの領域を示すデータとして、ノイズ情報発生部により与えられる。即ち、ノイズ情報発生部からノイズデータ（ノイズ種類+ノイズ領域）が出力され、これが、動画像データの符号化で得られた圧縮動画像データに多重される。この多重は、ノイズデータが動画像符号化標準のMPEGのユーザ領域となるように行われる。受信（デコーダ）側では、まず、圧縮動画像データとノイズデータ（ノイズ種類+ノイズ領域）を分離した後、圧縮動画像データを動画像データに復号するとともに、ノイズデータをノイズパターン発生器に入力してノイズパターン表示用のデータを生成している。このノイズパターン表示用のデータを、上記動画像データと同期をとって合成し、この合成

データによって、動画像とノイズパターンの合成画像（図中、右上端）を表示している。

【0017】

【発明の効果】以上、本発明では、ノイズパターンをMPEGエンコーダで符号化せず、ノイズハターンに関する情報を、MPEGのビットストリーム中のユーザ領域に多重している。また、デコード側では、上記ユーザ領域から上記ノイズハターンに関する情報を取り出して、ノイズパターン表示用のデータを生成し、これを、MPEGデコーダにより復号した動画像データと合成している。このため、ノイズパターンを有する画面の画質の劣

化を防止でき、ノイズパターンの周辺部にブロック歪が生ずることを防止できる。

【図面の簡単な説明】

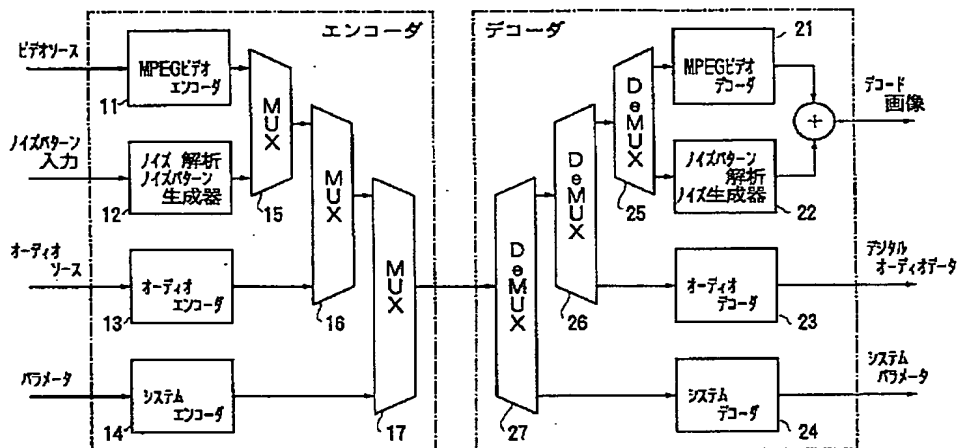
【図1】第1実施例のシステムの構成を示すブロック図。

【図2】第1実施例のシステムでの処理の概要を示す説明図。

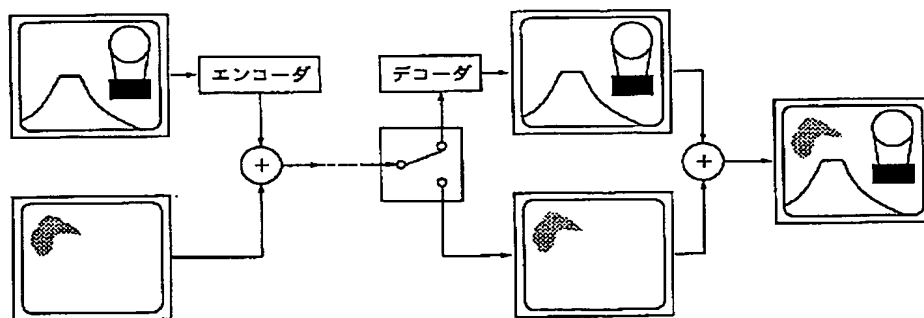
【図3】第2実施例のシステムでの処理の概要を示す説明図。

【図4】第3実施例のシステムでの処理の概要を示す説明図。

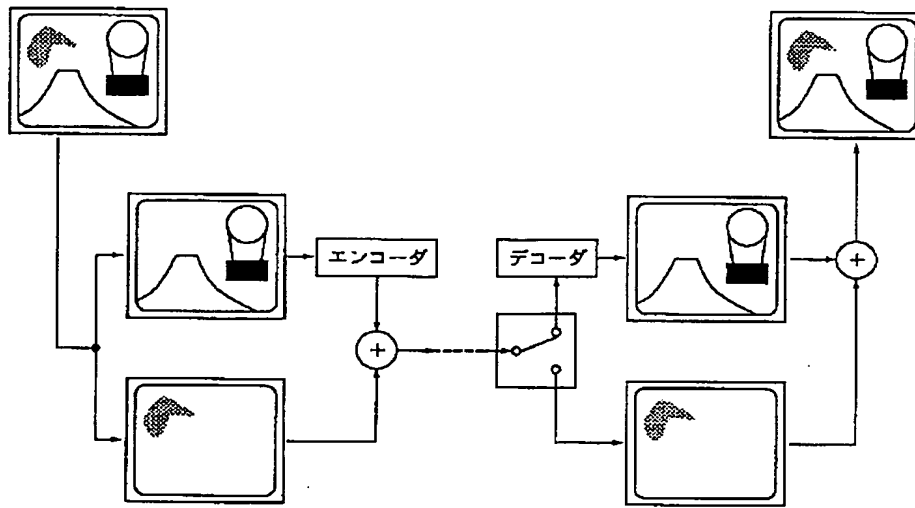
【図1】



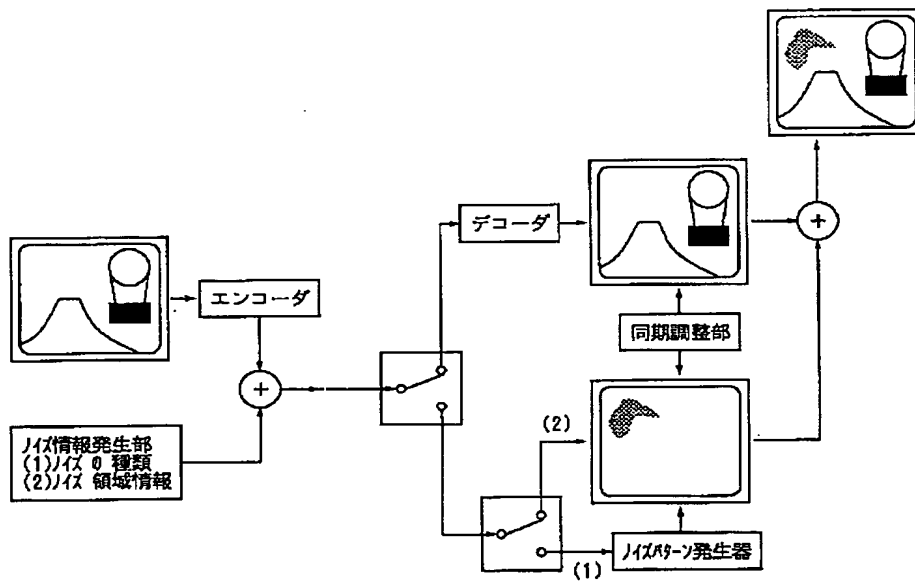
【図2】



【図 3】



【図 4】



(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08149466 A**

(43) Date of publication of application: **07.06.96**

(51) Int. Cl.

H04N 7/30
H04N 7/08
H04N 7/081

(21) Application number: **06261534**

(22) Date of filing: **30.09.94**

(71) Applicant: **SANYO ELECTRIC CO LTD**

(72) Inventor: **INOUE TAKAO**

**(54) MOVING IMAGE PROCESSING METHOD AND
PROCESSOR THEREFOR**

(57) Abstract:

PURPOSE: To prevent the degradation of image quality and the generation of block distortion in moving image software aiming at a special effect by positively using a noise pattern with low condensation.

CONSTITUTION: The bit stream in conformity with an MPEG is generated by multiplexing the information on a noise pattern as the data of a user area on the compressed moving image data coded by an MPEG encoder 11. The moving image data that the compressed moving image in this bit stream is decoded by an MPE decoder 21 is composed with the noise pattern data based on the information on the noise pattern in the bit stream.

COPYRIGHT: (C)1996,JPO

